

تقویت کننده کم نویز در باند فرکانسی ۱۰،۶-۳،۱ GHz با استفاده از روش خنثی سازی نویز

مهدی فروزانفر، ساسان ناصح

دانشگاه فردوسی مشهد، دانشکده مهندسی، گروه برق naseh@um.ac.ir

چکیده- در این مقاله، جزئیات طراحی یک تقویت کننده کم نویز باند فوق پهن، در فناوری CMOS $0.18 \mu m$ مورد بررسی قرار خواهد گرفت. در مدار ارائه شده، خنثی سازی دو منبع اصلی نویز تقویت کننده و افزایش ترانسانایی موثر طبقه ورودی، باعث گردیده است نویز فیگر تقویت کننده فوق، به طور موثری کاهش یابد. در این مدار برای افزایش عرض باند تقویت کننده از روش های تزویج متقابل و پل موازی-سری استفاده شده است. این تقویت کننده در باند فرکانسی ۱۰،۶-۳،۱ GHz، دارای بهره توان $17.55 \pm 0.45 dB$ و عدد نویز متوسط $2.32 dB$ می باشد و ضریب انعکاس ورودی و خروجی آن، S_{11} و S_{22} ، به ترتیب کمتر از $-14 dB$ و $-17 dB$ می باشند. توان مصرفی تقویت کننده از منبع ولتاژ 1.8 ولت $12.2 mW$ می باشد. چون در تقویت کننده پیشنهادی، سه مکانیسم مختلف در کاهش عدد نویز مدار دخالت دارند، در طراحی آن، نسبت به سایر تقویت کننده هایی که با استفاده از روش خنثی سازی نویز پیاده سازی شده اند، از آزادی عمل بیشتری برخوردار هستیم. این امر باعث گردیده تقویت کننده فوق، نسبت به سایر تقویت کننده های مشابه دارای بهره توان بالاتر و عدد نویز کمتری باشد.

کلید واژه- باند فوق پهن، تقویت کننده کم نویز، خنثی سازی نویز، عدد نویز

سطح اشغالی آن بر روی تراشه نیز تا حد ممکن کم باشد.

۱- مقدمه

در سال های اخیر طرح های مختلفی برای پیاده سازی تقویت کننده کم نویز گزارش شده است [2-9]. تقویت کننده سورس مشترک، دارای ویژگی های مناسبی برای پیاده سازی تقویت کننده کم نویز می باشد، اما برای استفاده در سیستم های باند فوق پهن، عرض باند مناسبی ندارد. در [2]، چند عنصر غیر فعال به ورودی تقویت کننده سورس مشترک اضافه شده تا یک فیلتر با پهنای باند وسیع در ورودی تقویت کننده ایجاد شود. این ساختار قادر است یک تطبیق ورودی مناسب در یک پهنای باند بزرگ ایجاد نماید، اما در فرکانس های بالا عدد نویز مناسبی ندارد. در ضمن، برای پیاده سازی نیاز به خودالقای با ضریب کیفیت بالا دارد که درست کردن آنها بر روی تراشه چندان آسان نیست. در [3]، برای پیاده سازی تقویت کننده کم نویز باند فوق پهن، از یک تقویت کننده گیت مشترک استفاده شده است. در تقویت کننده گیت مشترک، می توان با انتخاب صحیح ابعاد و نقطه کار ترانزیستور، در یک عرض باند وسیع، به یک تطبیق ورودی مناسب دست پیدا کرد. تقویت کننده فوق، دارای جداسازی خروجی از ورودی و پایداری بسیار بالایی می باشد، اما نسبت به تقویت کننده سورس مشترک دارای عدد نویز بالاتری می باشد. در [4]، با افزایش ترانسانایی موثر ترانزیستور گیت

در سال های اخیر سیستم های باند فوق پهن، به یکی از موضوعات مهم تحقیقاتی در مخابرات رادیویی تبدیل شده اند. این سیستم ها توانایی ارسال یک سیگنال با پهنای باند بسیار بالا را، با نرخ داده بالا و با توان پایین، دارا می باشند [1]. از جمله ویژگی های منحصر به فرد این سیستم ها می توان به قابلیت نفوذ بالا به محیط های مختلف، دقت بالا در مکان یابی اشیاء و مقاوم بودن در مقابل چند مسیر شدن سیگنال ها اشاره نمود [1]. مهم ترین کاربرد سیستم های فوق، در مخابرات بی سیم با نرخ داده بالا، رادارهای تشخیص محل دقیق اشیاء و تصویربرداری پزشکی می باشد [1].

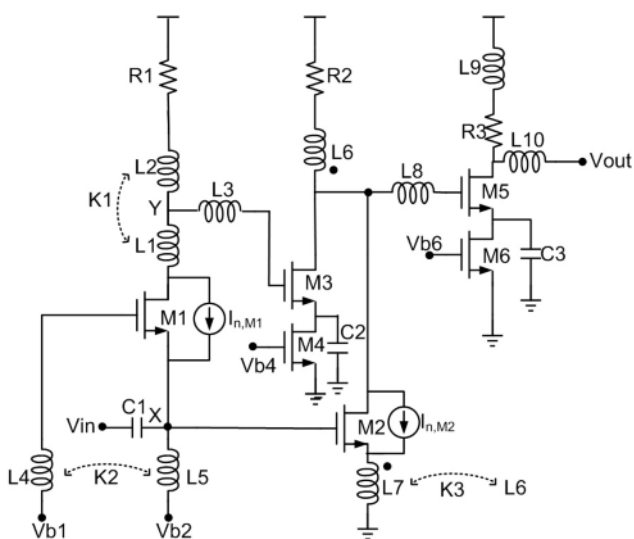
با توجه به گسترش روز افزون سیستم های باند فوق پهن، بهینه سازی سیستم های فوق، امری ضروری می باشد. در حال حاضر، چالش های جدی در پیاده سازی اجزای مختلف گیرنده باند فوق پهن وجود دارد. یکی از مهم ترین چالش ها، مربوط به پیاده سازی تقویت کننده کم نویز باند فوق پهن می باشد. این تقویت کننده باید در یک عرض باند وسیع، بهره توان بالا، تطبیق ورودی مناسب و عدد نویز کمی داشته باشد و توان مصرفی و

خنثی سازی نویز ارائه شده است. در مدار ارائه شده، خنثی سازی دو منبع اصلی نویز تقویت کننده و افزایش ترانسانایی موثر ترانزیستور ورودی، باعث گردیده عدد نویز تقویت کننده، به طور موثری کاهش یابد. چون در تقویت کننده پیشنهادی، سه مکانیسم مختلف در کاهش عدد نویز مدار دخالت دارند، در طراحی آن، نسبت به سایر تقویت کننده‌هایی که با استفاده از روش خنثی سازی نویز پیاده سازی شده‌اند، از آزادی عمل بیشتری برخوردار هستیم. به همین دلیل مدار پیشنهادی نسبت به سایر مدارات مشابه، داری بهره توان بالاتری می باشد.

در قسمت ۲، نکات مهم در طراحی مدار فوق تشریح خواهند شد. سپس در قسمت ۳، به بررسی نتایج شبیه سازی مدار فوق، خواهیم پرداخت و در قسمت ۴، خلاصه ای از مهم ترین نتایج به دست آمده را، مرور خواهیم نمود.

۲- تقویت کننده کم نویز ارائه شده

مدار تقویت کننده کم نویز ارائه شده در شکل ۱ نشان داده شده است. این تقویت کننده از یک طبقه ورودی گیت مشترک (M1)، یک طبقه سورس مشترک (M2, M3, M4) و یک طبقه بافر خروجی تشکیل شده است. در ورودی تقویت کننده، یک فیلتر میان گذر مرتبه چهار تشکیل شده است که می تواند در یک عرض باند وسیع، تطبیق ورودی مناسب را ایجاد نماید. تزویج بین خودالقای L4 و L5، باعث افزایش ترانسانایی موثر طبقه ورودی شده و توان مصرفی و نویز M1 را نیز کاهش می دهد [4]. طبقه سورس مشترک M2, M3، همانطور که توضیح داده خواهد شد به گونه ای طراحی شده است که بتواند نویز M1 را،



شکل ۱: تقویت کننده کم نویز ارائه شده

مشترک، عدد نویز ساختار فوق به طرز موثری کاهش پیدا کرده است، اما ساختار ارائه شده، گین مناسبی ندارد. یکی دیگر از روش های پیاده سازی تقویت کننده باند فوق پهن، استفاده از فیدبک مقاومتی موازی می باشد [5]. این ساختار دارای بهره یکنواخت و عدد نویز مناسبی می باشد، اما معمولاً دارای مشکل ناپایداری می باشد و مصرف توان بالایی نیز دارد.

تقویت کننده های توزیع شده، یکی دیگر از روش های پیاده سازی تقویت کننده باند فوق پهن می باشند [6]. تقویت کننده های توزیع شده نسبت به سایر انواع تقویت کننده ها، دارای حاصل ضرب "بهره × عرض باند" بزرگتری می باشند. تقویت کننده های توزیع شده معمولاً دارای بهره توان یکنواخت، عرض باند بزرگ، خطسانی و تطبیق ورودی و خروجی مناسبی می باشند، اما دارای بهره توان بالایی نمی باشند و سطح تراشه و توان زیادی مصرف می کنند و معمولاً از لحاظ نویز بهینه نیستند. اخیراً، روش هایی برای کاهش توان مصرفی تقویت کننده های توزیع شده ارائه شده است [7]، اما مدارات ارائه شده، بهره و عرض باند مناسبی ندارند.

به تازگی روش جدیدی برای پیاده سازی تقویت کننده های کم نویز باند فوق پهن ارائه شده است که در آن نویز حرارتی ترانزیستور ورودی که مهم ترین منبع نویز تقویت کننده می باشد، با استفاده از روش های مداری در خروجی تقویت کننده خنثی شده است [8-9]. این روش می تواند به طور موثری عدد نویز تقویت کننده را کاهش دهد، در حالی که توان و مساحت بالایی نیز مصرف نمی کند. در این روش، همزمان با حذف نویز ترانزیستور ورودی، نویز مربوط به مدار بایاس ورودی و اثرات غیر خطی مربوط به ترانزیستور ورودی نیز حذف می گردد [9]. چون در روش فوق، نویز مربوط به ترانزیستور ورودی حذف می شود، در طراحی تقویت کننده این آزادی عمل را خواهیم داشت تا ضریب بازتاب ورودی و عدد نویز تقویت کننده را به طور همزمان و بدون هیچ گونه وابستگی بین آنها، بهینه نماییم. با توجه به این که در روش فوق برای خنثی سازی نویز از تزویج مستقیم استفاده می شود، ساختار فوق برخلاف روش فیدبک، دارای مشکل ناپایداری نیز نمی باشد [9]. از سوی دیگر، چون در ساختار فوق، طراحی تقویت کننده بر اساس خنثی سازی نویز ترانزیستور ورودی انجام می گیرد، برای تغییر سایر پارامترهای مدار آزادی عمل کمتری خواهیم داشت. در نتیجه مدارات طراحی شده با استفاده از روش فوق، غالباً بهره بالایی ندارند [8].

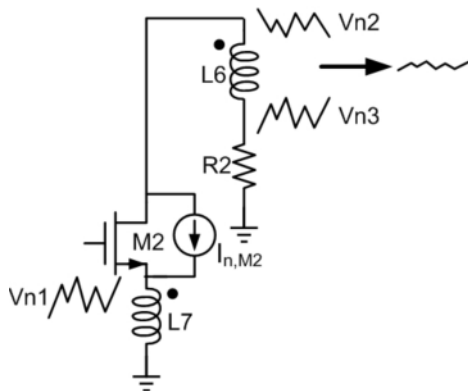
در این مقاله، یک تقویت کننده کم نویز با استفاده از روش

$$I_{n,out} = \frac{I_{n,M1}}{1 + g_{m1}Z_s} (g_{m3}Z_{L1} - g_{m2}Z_s) = 0$$

$$\Rightarrow \frac{g_{m3}}{g_{m2}} = \frac{Z_s}{Z_{L1}} \quad (1)$$

۲-۲- خنثی سازی نویز حرارتی ترانزیستور M2

پس از خنثی کردن اثر نویز حرارتی ترانزیستور M1 در خروجی مدار، نویز حرارتی ترانزیستور M2 مهم ترین منبع نویز مدار محسوب می شود. در تقویت کننده پیشنهادی، سعی شده است علاوه بر نویز ترانزیستور M1، نویز حرارتی ترانزیستور M2 نیز، در حد امکان، در خروجی مدار حذف گردد. شکل ۳، به صورت شهودی، مکانیسم مورد استفاده برای خنثی کردن نویز M2 را نشان می دهد. نویز حرارتی ترانزیستور M2 با منبع جریان $I_{n,M2}$ نمایش داده شده است. این منبع جریان دو ولتاژ V_{n1}, V_{n2} در درین و سورس ترانزیستور M2 ایجاد می کند که در فاز مقابل یکدیگر می باشند. از طرف دیگر، تزویج بین خودالقاهای $L6, L7$ باعث ایجاد ولتاژ V_{n3} در درین M2 می شود که همبسته با V_{n2} و در فاز مقابل آن می باشد. ولتاژهای V_{n2}, V_{n3} در خروجی مدار یکدیگر را خنثی نموده و به این ترتیب اثر نویز M2 در خروجی مدار خنثی می شود.



شکل ۳: خنثی سازی نویز M2 در خروجی مدار

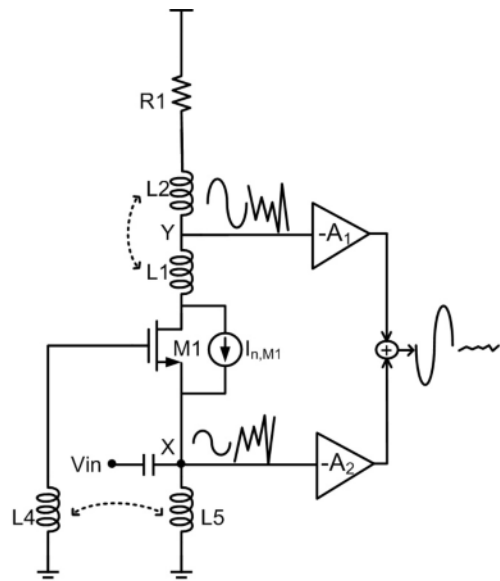
۲-۳- افزایش ترانسانایی موثر ترانزیستور M1

در تقویت کننده کم نویز گیت مشترک، اگر یک بهره منفی بین گره های گیت و سورس ترانزیستور ایجاد شود، با افزایش ترانسانایی موثر ترانزیستور، توان مصرفی و عدد نویز تقویت کننده کاهش می یابد [4]. یک راه برای پیاده سازی این منظور، استفاده از اتصال ضربدری خازن ها در ساختار تفاضلی می باشد [4]. این ساختار نمی تواند بهره مناسبی ایجاد نماید و نسبت به ساختار تک سر، توان و مساحت بیشتری مصرف می کند.

در خروجی مدار خنثی نماید [8]. تزویج بین خودالقاهای $L6$ و $L7$ نیز باعث می گردد اثر نویز M2 در خروجی تقویت کننده، خنثی شود. طبقه سوم تقویت کننده بر اساس تطبیق امپدانس خروجی طراحی شده است. خودالقای $L10$ نیز کمک می کند تا تطبیق خروجی در یک عرض باند وسیع برقرار باشد. در مدار فوق، ترانزیستورهای $M4, M6$ به عنوان منبع جریان عمل می کنند و نقطه کار ترانزیستورهای $M3, M5$ را تثبیت می کنند. خازن های $C2, C3$ نیز در باند فرکانسی مورد نظر، زمین ac ایجاد می کنند. در این مدار، برای افزایش عرض باند، از روش های پل موازی-سری و تزویج متقابل استفاده شده است [11]. در ادامه این بخش، به بررسی جزئیات طراحی مدار ارائه شده خواهیم پرداخت.

۲-۱- خنثی سازی نویز حرارتی ترانزیستور M1

تقویت کننده کم نویز شکل ۱ را در نظر بگیرید. مهم ترین منبع نویز تقویت کننده، نویز حرارتی ترانزیستور M1 می باشد. این منبع نویز با منبع جریان $I_{n,M1}$ نمایش داده شده است. همان گونه که در شکل ۲ مشخص است منبع نویز فوق، دو ولتاژ همبسته در گره های X و Y مدار ایجاد می کند که در فاز مقابل یکدیگر می باشند. از طرف دیگر، سیگنال های موجود در گره های X و Y با یکدیگر هم فاز می باشند. هم فاز بودن سیگنال ها و در فاز مقابل بودن نویزهای موجود در گره های X و Y ، این امکان را فراهم می کند تا بتوان سیگنال موجود در ورودی مدار را تقویت نموده و همزمان نویز M1 را در خروجی مدار خنثی کرد. شرط لازم برای خنثی شدن نویز M1 در خروجی مدار، در رابطه (۱) محاسبه شده است [8].



شکل ۲: خنثی سازی نویز M1

شده، از روش های پل موازی-سری و تزویج متقابل برای افزایش عرض باند استفاده شده است. روش تزویج متقابل در مداراتی استفاده می گردد که خازن بزرگی در درین ترانزیستور تشکیل شده باشد و خازن درین ترانزیستور، نسبت به خازن ورودی طبقه بعد، چندین مرتبه کوچکتر باشد [11]. در این روش می توان با تزویج متقابل بین دو سلف، خازن درین ترانزیستور را از خازن ورودی طبقه بعد جدا نمود و عرض باند مدار را تا ۴,۶۳ برابر افزایش داد [11]. در طبقه اول تقویت کننده ارائه شده، با توجه به این که خازن درین M1، نسبت به خازن ورودی M3 چندین مرتبه کوچکتر می باشد، برای افزایش عرض باند مدار فوق از روش تزویج متقابل استفاده شده است.

روش پل موازی-سری، در مداراتی استفاده می شود که خازن بزرگی در درین ترانزیستور تشکیل شده باشد و اندازه خازن درین ترانزیستور و خازن ورودی طبقه بعد در یک حد باشند [12]. در این روش با جداسازی خازن درین ترانزیستور از خازن ورودی طبقه بعد توسط یک خودالقا، می توان عرض باند مدار را تا ۳,۹۲ برابر افزایش داد [11]. در طبقه دوم تقویت کننده ارائه شده، با توجه به اندازه خازن ها، از روش پل موازی-سری، برای افزایش عرض باند مدار استفاده شده است. در طبقه سوم تقویت کننده فوق نیز از روش افزایش عرض باند موازی استفاده شده است.

۲-۵ - طراحی مدار تطبیق ورودی

در تقویت کننده های کم نویز بسیار پهن باند، لازم است عدد نویز و تطبیق ورودی تقویت کننده، در یک پهنای باند بزرگ، بهینه باشند. در نتیجه در تقویت کننده های فوق، طراحی مدار تطبیق ورودی از اهمیت خاصی برخوردار است. در تقویت کننده ارائه شده، با توجه به این که اثر نویز M1, M2 در خروجی مدار خنثی شده است، در طراحی مدار تطبیق ورودی نگران نویز تقویت کننده نیستیم و می توانیم با آزادی عمل بیشتری، ضریب انعکاس ورودی تقویت کننده را بهینه کنیم. شکل ۴ مدار معادل تقریبی ورودی تقویت کننده فوق را نشان می دهد [10]. همان گونه که مشخص است، در ورودی تقویت کننده یک فیلتر میان گذر مرتبه چهار تشکیل شده است. برای داشتن تطبیق ورودی مناسب، سعی شده است در کل عرض باند، قسمت حقیقی امپدانس ورودی فیلتر فوق نزدیک ۵۰ اهم و قسمت موهومی آن، نزدیک به صفر باشد.

در تقویت کننده ارائه شده، تزویج بین خودالقای L4, L5 باعث ایجاد یک بهره منفی بین گیت و سورس M1 می شود. در این مدار، حتی در صورت عدم استفاده از این شیوه، وجود L5 برای فراهم کردن ولتاژ گیت M2 و مسیری برای جریان M1، و همینطور برای فراهم کردن تطبیق ورودی، یک ضرورت است. با توجه به این که خودالقای L4 و L5 برای داشتن تزویج متقابل، در هم پیچیده شده اند، سطح اشغالی روی تراشه چندان افزایش نمی یابد، اما تزویج بین آنها باعث می گردد عدد نویز و توان مصرفی مدار، به طرز موثری کاهش پیدا کند. رابطه (۲) اندازه بهره ولتاژ ایجاد شده بین گیت و سورس M1 را نشان می دهد:

$$A_v = K_m \cdot \sqrt{L5 / L4} \quad (2)$$

که در آن k_m ، ضریب تزویج بین L4 و L5 می باشد. ضریب فوق، در ترانسفورمرهای پیاده سازی شده روی تراشه بین ۰,۶ تا ۰,۹ می باشد [10]. باید توجه داشت که ملاحظات مربوط به طراحی مدار تطبیق ورودی، به ما این آزادی را نمی دهند که خودالقای L4, L5 را بطور دلخواه انتخاب نماییم.

با خنثی شدن اثر نویز ترانزیستورهای M1, M2 در خروجی تقویت کننده، عدد نویز تقویت کننده توسط نویز M3, R1 تعیین خواهد شد. رابطه (۳) اثر منابع نویز فوق را در تعیین عدد نویز تقویت کننده مشخص می نماید. این رابطه، در طراحی مدار به ما دید مناسبی می دهد [8].

$$F_{M3} = \frac{4kTg_{m3}\gamma / \alpha}{kTR_s (g_{m1}R_1g_{m3} + g_{m2})^2}$$

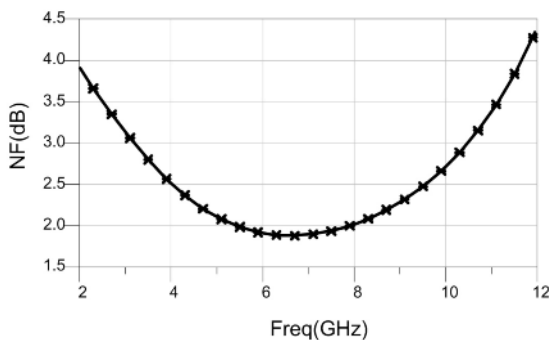
$$F_{R1} = \frac{4kTR_1g_{m3}^2}{kTR_s (g_{m1}R_1g_{m3} + g_{m2})^2}$$

$$NF \cong 1 + F_{R1} + F_{M3} \quad (3)$$

۲-۴ - شیوه های افزایش عرض باند مدار

هرچند، استفاده از فناوری CMOS، باعث گردیده که بتوانیم سیستم های مختلف را بر روی یک چیپ پیاده سازی کنیم، اما، عناصر پارازیتیک فناوری فوق، محدودیت هایی در طراحی مدارات با عرض باند وسیع ایجاد نموده است. این امر باعث شده است استفاده از روش های افزایش عرض باند در طراحی مدارات فوق امری ضروری به نظر برسد. روش های مختلفی برای افزایش عرض باند یک تقویت کننده وجود دارد. در تقویت کننده ارائه

۶,۷ GHz می‌باشد. مقدار متوسط عدد نویز تقویت کننده ۲,۳۲ dB می‌باشد، درحالی که مقدار آن در کل عرض باند، کوچکتر از ۳,۱ dB می‌باشد.

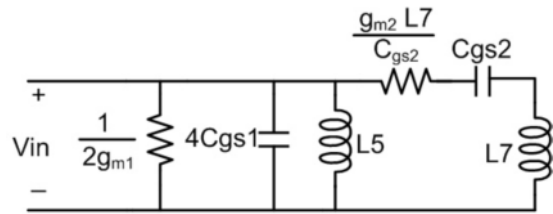


شکل ۷: عدد نویز تقویت کننده کم نویز پیشنهاد شده

یکی دیگر از مسائل مهم در طراحی مدارات فرکانس بالا، مسئله پایداری تقویت کننده می‌باشد. همان گونه که در [12] نشان داده شده است، اگر در یک تقویت کننده، پارامتر μ بزرگتر از ۱ باشد، تقویت کننده همواره پایدار می‌باشد. در تقویت کننده ارائه شده، در کل عرض باند، $\mu > 6,5$ می‌باشد، در نتیجه، تقویت کننده در کل عرض باند پایدار می‌باشد.

در تقویت کننده های با عرض باند وسیع، لازم است تاخیر فاز تقویت کننده در حد امکان ثابت باشد. این امر باعث می‌شود اعوجاج فاز تقویت کننده کمینه گردد. تاخیر فاز تقویت کننده ارائه شده، برابر با 28 ± 3 پیکو ثانیه می‌باشد، در نتیجه تقویت کننده فوق، دارای تاخیر فاز مناسبی می‌باشد [2]. در ضمن، مصرف توان مدار فوق از منبع ولتاژ ۱,۸ ولت، برابر ۱۲,۲ میلی وات می‌باشد.

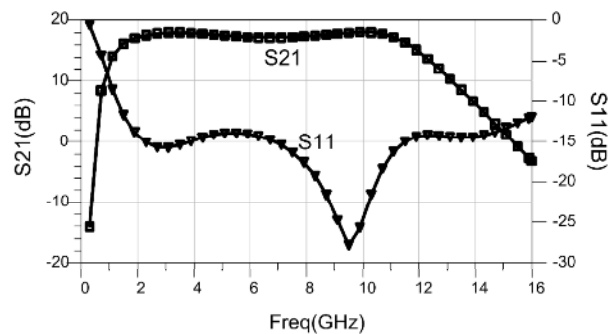
با توجه به این که سیگنال های باند فوق پهن دارای چگالی طیف بسیار پایینی می‌باشند، در تقویت کننده های کم نویز باند فوق پهن، پدیده فشردگی بهره به ندرت مورد توجه قرار می‌گیرد، اما با توجه به عرض باند وسیع سیستم های باند فوق پهن و امکان وجود سیگنال های تداخل کننده بزرگ در این عرض باند، IIP3 تقویت کننده های فوق، مهم ترین پارامتر مربوط به خطسانی سیستم های فوق می‌باشد. همان طور که در شکل ۸ نیز مشخص است، مقدار پارامتر IIP3 تقویت کننده فوق در فرکانس ۶ GHz وقتی دو سیگنال با فاصله ۱۰ MHz و با دامنه یکسان به ورودی تقویت کننده فوق اعمال می‌شوند برابر با ۱۶ dbm می‌باشد. مهم ترین عامل در تعیین خطسانی تقویت کننده فوق، طراحی طبقه آخر تقویت کننده می‌باشد و می‌توان در ازای مصرف توان بیشتر، خطسانی تقویت کننده را تا حد زیادی بهبود



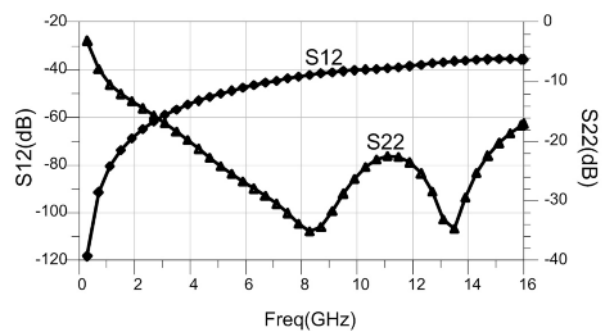
شکل ۴: مدار معادل ورودی تقویت کننده ارائه شده

۳- نتایج شبیه سازی

مدار ارائه شده در فناوری $0,18 \mu m$ RF CMOS طراحی و با استفاده از نرم افزار ADS شبیه سازی شده است. خودالقای مدار فوق، به صورت ماریچی و روی تراشه پیاده سازی شده اند. شکل های ۵ و ۶، پارامترهای S مدار فوق را نشان می‌دهند. بهره توان S_{21} تقویت کننده فوق، در باند فرکانسی ۱۰,۶ GHz - ۳,۱ برابر با $17,55 \pm 0,45$ dB می‌باشد. ضریب انعکاس ورودی و خروجی، S_{11} و S_{22} ، به ترتیب کوچکتر از -۱۴dB و -۱۷ dB و جداسازی خروجی از ورودی آن، S_{12} ، کوچکتر از -۴۰ dB می‌باشد.



شکل ۵: بهره توان (S_{21}) و ضریب انعکاس ورودی (S_{11}) تقویت کننده کم نویز پیشنهاد شده



شکل ۶: جداسازی خروجی از ورودی (S_{12}) و ضریب انعکاس خروجی (S_{22}) تقویت کننده کم نویز پیشنهاد شده

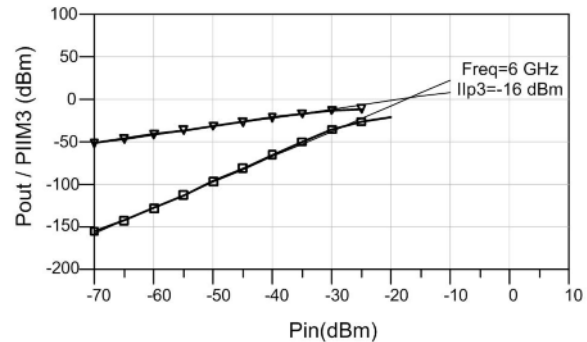
عدد نویز مدار فوق در شکل ۷ نشان داده شده است. عدد نویز کمینه مدار، برابر با ۱,۸۷ dB می‌باشد که مربوط به فرکانس

و عدد نویز پایین‌تری نسبت به سایر مدارات ارائه شده بدست آمده است.

مراجع:

- [1] M. ghavami, L.B. Michael, R. Kohno, Ultrawideband signal and systems in communication engineering, 2nd ed, New York, Wiley: 2007, pp. 9-23.
- [2] Yi-Jing Lin, Shawn S. H. Hsu, Jun-De Jin, and C. Y. Chan, "A 3.1-10.6 GHz ultra-wideband CMOS low noise amplifier with current-reused technique," IEEE microwave and wireless components letter, vol. 17, no. 3, pp. 232-234, March 2007.
- [3] L. Yang, Y. Kiat Seng, A. Cabuk, M. Jianguo, D. Manh Anh, and L. Zhenghao, "A novel CMOS low-noise amplifier design for 3.1- to 10.6-GHz ultra-wide-band wireless receivers," IEEE Transaction on Circuits and systems, vol. 53, no. 8, pp. 1683-1692, Aug. 2006.
- [4] W. Zhuo, X. Li, S. Shekhar, S. H. K. Embabi, J. Pineda de Gyvez, D. J. Allstot, and E. Sanchez-Sinencio, "A capacitor cross-coupled common-gate low-noise amplifier," IEEE Transaction on Circuits and Systems, II: Express Briefs, vol. 52, no. 12, pp. 875-879, Dec. 2005.
- [5] C.-W. Kim, M.-S. Kang, P. T. Anh, H.-T. Kim, and S. G. Lee, "An Ultra-wideband CMOS Low Noise Amplifier for 3-5-GHz UWB systems," IEEE J. Solid-State Circuit, vol. 40, no. 2, pp. 544-547, Feb. 2005.
- [6] X. Guan and C. Nguyen, "Low-power-consumption and high-gain CMOS distributed amplifiers using cascade of inductively coupled common-source gain cells for UWB systems," IEEE Trans. Microw. Theory Tech., vol. 54, no. 8, pp. 3278-3283, Aug. 2006.
- [7] F. Zhang and P. Kinget, "Low power programmable-gain CMOS distributed LNA for ultra-wideband applications," in Proc. VLSI Circuits Dig, pp. 78-81, Aug. 2005.
- [8] C.-F. Liao and S.-I. Liu, "A broadband noise-canceling CMOS LNA for 3.1-10.6 GHz UWB receiver," IEEE J. Solid-State Circuit, vol. 42, no. 2, pp. 329-339, Feb 2007.
- [9] F. Bruccoleri, E. A. M. Klumperink, and B. Nauta, "Wide-band CMOS low-noise amplifier exploiting thermal noise canceling," IEEE J. Solid-State circuit, vol. 39, no. 2, pp. 275-282, Feb. 2004.
- [10] X. Li, "Low noise design techniques for radio frequency integrated circuits," PHD thesis, university of washington, pp. 51-63, 2004.
- [11] S. Shekhar, J. S. Walling, and D. J. Allstot, "Bandwidth extension technique for CMOS amplifiers," IEEE J. Solid-State Circuits, vol. 41, no. 11, pp. 2424-2438, Nov. 2006.
- [12] M. L. Edwards and J. H. Sinsky, "A new criterion for linear 2-port stability using geometrically derived parameters", IEEE Transactions on Microwave Theory and Techniques, vol. 40, no. 12, pp. 2303-2311, Dec. 1992.

داد. از آن جایی که آنتن‌های طراحی شده باند فوق پهن امروزی، با کمک فیلترهای خنثی کننده، از تداخل بین سیگنال باند فوق پهن و سایر سیگنال‌های موجود جلوگیری می کنند [3]، خطسانی تقویت کننده های فوق دارای اهمیت چندانی نمی باشد [3] و مقادیر به دست آمده قابل قبول می باشند.



شکل ۸: IIP3: تقویت کننده کم نویز پیشنهاد شده در فرکانس ۶ گیگاهرتز

جدول ۱ پارامترهای شبیه سازی شده تقویت کننده فوق را با تعدادی از تقویت کننده های کم نویز ارائه شده، مقایسه می کند.

۴- نتیجه گیری

در این مقاله، یک تقویت کننده کم نویز با استفاده از فناوری CMOS RF $0.18\mu\text{m}$ در باند فرکانسی ۳.۱-۱۰.۶ GHz طراحی شده است. در این مدار، مهم ترین منابع نویز تقویت کننده شناسایی و اثر دو منبع اصلی نویز در خروجی تقویت کننده خنثی گردیده است. علاوه بر آن، افزایش ترانسپانسی موثر طبقه ورودی، باعث شده تا نویز و توان مصرفی طبقه ورودی کاهش پیدا کند. چون در این مدار، برخلاف سایر مدارات ارائه شده به روش خنثی سازی نویز، سه مکانیسم مختلف در کاهش عدد نویز مدار دخالت دارند، در طراحی مدار از آزادی عمل بیشتری برخوردار هستیم، در نتیجه در مدار فوق بهره توان بالاتر

جدول ۱- مقایسه پارامترهای تقویت کننده کم نویز ارائه شده با تعدادی از تقویت کننده های کم نویز موجود

مرجع	ساختار	فناوری	عرض باند (GHz)	NF (dB)	S21 _{max} (dB)	S11 (dB)	توان مصرفی (mW)	IIP3 (dBm)
[2]	سورس مشترک	0.18 μm CMOS	۲.۳-۹.۲	۴-۹	۹.۳	< -۹.۹	۹	-۶.۷@۶ GHz
[3]	گیت مشترک	0.18 μm CMOS	۳.۱-۱۰.۶	۳.۱-۵.۷	۱۷.۵	< -۹	۳۳.۲	--
[6]	توزیع شده	0.18 μm CMOS	۰-۱۱	۳.۲-۶	۱۰	< -۲۰	۱۰۰	< -۱۰.۶
[8]	خنثی سازی نویز	0.18 μm CMOS	۱.۲-۱۱.۹	۴.۵-۵.۱	۹.۷	< -۱۱	۲۰	-۶.۲@۶ GHz
	مدار ارائه شده	0.18 μm CMOS	۱.۲-۱۱.۹	۱.۸۶-۳.۱	۱۸	< -۱۴	۱۲.۲	-۱.۶@۶ GHz