## نوسانساز متعامد تفاضلی LC با مصرف توان پایین و نویز کم

مليحه زارع ، ساسان ناصح

دانشگاه فردوسی مشهد، دانشکده مهندسی، گروه مهندسی برق- الکترونیک

E-mail: naseh@um.ac.ir

چکیده – در این مقاله ساختار جدیدی جهت تولید سیگنالهای متعامد ارائه شده است.در ساختار پیشنهاد شده دو نوسانساز تفاضلی مشابه با استفاده از خازن به نحوی با همدیگر تزویج شده اند که خروجیهای متعامد ایجاد می کنند. تحلیلی از کارکرد مدار خطی شده ارائه شده است که نشان می دهد خروجیها نسبت به هم متعامد هستند. از مهمترین مزایای ساختار پیشنهاد شده این است که عناصر تزویج کننده، خازنها هیچ منبع نویزی به مدار اضافه نمیکنند همچنین مصرف توان ندارند. نوسانساز پیشنهادی در فسن آوری CMOS و BJT طراحی شده و نتایج شبیه سازی آن ارائه شده است.

كليد واژه- نوسانساز كنترل شده با ولتاژ، نوسانساز متعامد، نويز طيف.

#### ۱– مقدمه

نوسانسازهای متعامد در سیستمهای مخابراتی جهت مدولاسیون، دمودلاسیون و حذف فرکانس تصویر به کار گرفته می شوند[۱]. برای تولید سیگنالهای متعامد روشهای مختلفی به کار گرفته شده است از جمله: استفاده از یک شبکه RC-CR به همراه یک نوسانساز[۲]، ترکیب یک فلیپ فلاپ master-slave با یک نوسانساز دارای فرکانسی فلیپ فلاپ حلقه ای یک نوسانساز دارای حلقه ای دو برابر فرکانس نوسان مورد نظر [۲]، نوسازهای حلقه ای متعامد [۴] و نوسانسازهای تفاضلی LC تزویج شده [۵-

سیستمهای مخابراتی بی سیم نیازمند نوسانسازهایی با نویز طیف (phase noise) و مصرف توان کم می باشند، از این رو نوسانسازهای LC تزویج شده گزینه مناسبی جهت ایجاد سیگنالهای متعامد هستند. در این نوع نوسانسازها دو نوسانساز مشابه به نحوی با هم تزویج میشوند که خروجیهای متعامد بدست می آیند. نوسانسازهای متعامد تزویج شده دارای مدار تشدید، به دو گروه عمده تقسیم میشوند. در یک گروه، تزویج دو نوسانساز به صورتی است



شکل ۱: نوسانساز متعامد تفاضلی رفوگران [۸].

که هماهنگهای مرتبه دوم با هم ۱۸۰ درجه اختلاف فاز دارند که باعث ایجاد ۹۰ درجه اختلاف فاز در هماهنگهای مرتبه اول میشود [۵-۷].

در گروه دیگر، تزویج دو نوسانساز از طریق هماهنگهای مرتبه اول صورت می گیرد. اولین نوسانساز متعامد تزویج شده در این گروه توسط رفوگران [۸] ارائه شده که در شکل ۱ نشان داده شده است. در این ساختار که P-QVCO نامیده میشود، ترانزیستورهای تزویج کننده به طور موازی با ترانزیستورهای اتصال ضربدری قرار گرفته اند. در مدار

رفوگران نکته کلیدی در ایجاد سیگنالهای متعامد، نحوه اتصال دو نوسانساز تفاضلی است به این صورت که یک نوسانساز به صورت هم فاز به نوسانساز دیگر سیگنال تزریق میکند ودیگری در فاز متقابل.

ساختار کلی مدار رفوگران در نوسانسازهای متعامد بعدی که ارائه شده به عنوان الگو به کار گرفته شده است. در [۹] مدار تزویج کننده یک شیفت دهنده ی فاز است که از یک ترانزیستور و یک خازن تشکیل شده است، همانند نوسانساز رفوگران، مدار تزویج کننده به طور موازی با ترانزیستورهای اتصال ضربدری قرار گرفته اند. استفاده از شیفت دهنده فاز برای تزویج، نویز طیف را کاهش میدهد اما باعث افزایش مصرف توان میشود. در [۱۰–۱۲] ترانزیستورهای تزویج کننده به طور سری با ترانزیستورهای اتصال ضربدی قرار گرفته اند، که باعث کاهش نویز طیف شده است. در [۱۳] ساختار نوسانساز رفوگران به صورت مکمل به کار گرفته شده که باعث کاهش مصرف توان و نویز طیف شده است. در نوسانساز متعامد ارائه شده در [۱۴] با تزویج بدنه های ترانزیستورهای اتصال ضربدری در دو نوسانساز تفاضلی از طریق خازن، خروجیهای متعامد بدست آمده است. این مدار، از آنجا که ترانزیستورهای تزویج کننده در آن حذف شده است، در مقایسه با نوسانسازهای قبلی[۸-۱۳] مصرف توان و نویز طیف کمتری دارد. اما در این ساختار هر ترانزیستور باید در یک چاهک نوع n جداگانه قرار بگیرد. همچنین این ساختار با فن آوری BJT قابل پیاده سازی نیست.

در بخش بعدی نوسانساز جدیدی جهت تولید سیگنالهای متعامد ارائه و تحلیل شده است. در ساختار پیشنهادی، هماهنگهای مرتبه اول دو نوسانساز تفاضلی مشابه، با خازن با هم تزویج شده اند. به کار بردن خازن به عنوان عنصر تزویج کننده این مزیت را دارد که هیچ منبع نویز و همچنین هیچ توان اضافی به مدار اصلی اضافه نمی کند. در بخش ۳ نتایج شبیه سازی برای نوسانساز طراحی شده با فن آوری CMOS و TLB ارائه شده است. در بخش ۴ نتایج مهم به طور خلاصه آورده شده است.

### ۲- نوسانسازمتعامد پیشنهادی

نوسانساز پیشنهادی در شکل ۲ نشان داده شده است.



شکل ۲: نوسانساز متعامد پیشنهادی با استفاده از ترانزیستورهای MOS.

مدار شامل دو نوسانساز تفاضلی یکسان است که از طریق خازنهای  $C_{cpl1-F}=C_{cpl}$  به همدیگر تزویج شده اند. اتصال AC گیتها ودرینهای ترانزیستورهای اتصال ضربدری  $M_{1-F}$ توسط خازنهای  $C_{cc1-F}$  فراهم شده است. ولتاژ بایاس DC مورد نیاز گیتهای ترانزیستورهای  $M_{1-F}$  بوسیله منبع ولتاژ  $V_g$  از طریق  $R_g$  فراهم میشود. اندازه ی  $R_g$  بزرگ انتخاب میشود تا اثر بارگذاری کمی بر مدار داشته باشد.

ترانزیستورهای  $M_v$  به عنوان خازنهای متغیر به کار رفته اند. اتصالات این ترانزیستورها در شکل ۲ نشان داده شده است. بدنه ی این ترانزیستور ها به بیشترین ولتاژ مدار یعنی  $V_{dd}$ متصل شده اند (در شکل این اتصال نشان داده نشده است) متصل شده اند (در شکل این اتصال نشان داده نشده است) متصل شده اند (در شکل این تصال نشان ماده نشده است) تلفات مدار تشدید با قرار دادن مقاومت های  $R_s$  سری با سلف ها مدل شده است.

به دلیل تقارن در ساختار هر یک از نوسانسازهای شکل ۱، یک اختلاف فازِ ۱۸۰ درجه بین ولتاژهای گرههای  $^+$ I و  $^-$ I و همچنین بین ولتاژهای گرههای  $^+$ Q و  $^-$ Q وجود دارد. از آنجا که دو نوسانساز کاملا یکسان هستند، خروجی های هم دامنه و هم فرکانس دارند.

 ${\rm Q}^{*}$  و  ${\rm I}^{+}$  و  ${\rm Z}_{0}$  و  ${\rm Z}_{0}$  و  ${\rm I}^{+}$  و  ${\rm I}^{+}$  و  ${\rm I}^{+}$  و  ${\rm I}^{+}$  و المنطق المنافع المنا

مى نويسيم:

$$(V_{\rm x} - V)j\omega C_{\rm cc} + (V_{\rm x} + Ve^{j\phi})j\omega C_{\rm cpl} + \frac{V_{\rm x}}{R_{\rm g}} + (V_{\rm x} + V)j\omega C_{\rm gd} + V_{\rm x}j\omega C_{\rm gs} = 0$$
(1)

$$(V_{y} - Ve^{j\phi})j\omega C_{cc} + (V_{y} - V)j\omega C_{cpl} + \frac{V_{y}}{R_{g}}$$
  
+  $(V_{y} + Ve^{j\phi})j\omega C_{gd} + V_{y}j\omega C_{gs} = 0$  (7)

که <sub>X</sub>V و <sub>V</sub>V به ترتیب ولتاژهای گرههای X و Y هستند. در نوشتن دو رابطه فوق فرض شده است که کلیه جریانهای خازنهای <sub>Ccc</sub> و <sub>Ccp</sub>، و همچنین کلیه پتانسیلهای گیتها و درینهای ترانزیستورهای اتصال ضربدری، سینوسی هستند. روابط (۱) و (۲) را میتوان به صورت زیر بازنویسی کرد:

$$(C_{\rm cc} + C_{\rm cpl} + C_{\rm gd} + C_{\rm gs} + \frac{1}{j\omega R_{\rm g}})V_{\rm x} =$$

$$V(C_{\rm cc} - C_{\rm gd} - C_{\rm cpl}(\cos\varphi + j\sin\varphi))$$
(7)

$$(C_{cc} + C_{cpl} + C_{gd} + C_{gs} + \frac{1}{j\omega R_g})V_y =$$

$$V((C_{cc} - C_{gd})(\cos\varphi + j\sin\varphi) + C_{cpl})$$
(\*)

از آنجا که دو نوسانساز در شکل ۲ یکسان هستند، دامنه نوسان در گیتهای دو ترانزیستور M<sub>۲</sub> و M<sub>۲</sub> با هم برابرند: |<sub>v</sub>V|=|V<sub>x</sub>| با در نظر گرفتن این نکته، از دو رابطه (۳) و (۴) نتیجه میشود:

$$\sqrt{\left(C_{\rm cc} - C_{\rm gd} - C_{\rm cpl}\cos\varphi\right)^2 + \left(C_{\rm cpl}\sin\varphi\right)^2} = \sqrt{\left(\left(C_{\rm cc} - C_{\rm gd}\right)\cos\varphi + C_{\rm cpl}\right)^2 + \left(\left(C_{\rm cc} - C_{\rm gd}\right)\sin\varphi\right)^2}$$
 ( $\Delta$ )

با به توان دو رساندن دو طرف رابطه (۵) و ساده کـردن آن نتیجه میشود 2cosφ=0، که نشان مـی دهـد ولتاژهـای دو گره <sup>+</sup>I و <sup>+</sup>Q نود درجه با هم اختلاف فاز دارند.

$$\varphi = \pm k\pi + \frac{\pi}{2}$$
 k=0,1,2,... (۶)

خازنهایی که برای تزویج دو نوسانساز به کار رفته اند در تعیین فرکانس نوسان نقش دارند. با نوشتن KCL دریکی از گرههای خروجی، به عنوان مثال گره<sup>+</sup>ا، میتوان این اثر را نشان داد. هنگامی که نوسانساز به حالت ماندگار میرسد



شکل ۳: نوسانساز متعامد پیشنهادی با استفاده از ترانزیستورهای BJT.

تلفات مدار تشدید توسط مقاومت منفیِ ایجاد شده بوسیله ترانزیستورهای اتصال ضربدری خُنثی می شوند. در نتیجه میتوان تصور کرد که در هر کدام از گرههای خروجی<sup>+</sup>I ، <sup>T</sup> Q<sup>+</sup> و <sup>-</sup>Q فقط خازنها و سلفها باقی می مانند. لذا KCL در گره <sup>+</sup>I را میتوان به صورت زیر نوشت:

$$\frac{V}{j\omega L} + j\omega V C_{\text{var}} + (V - jV) j\omega \frac{C_{\text{cc}} \times C_{\text{cpl}}}{C_{\text{cc}} + C_{\text{cpl}}} + (V + jV) j\omega \frac{C_{\text{cc}} \times C_{\text{cpl}}}{C_{\text{cc}} + C_{\text{cpl}}} = 0$$
(Y)

در رابطه فوق،  $C_{var}$  ظرفیت خازنهای متغییر ایجاد شده توسط ترانزیستور  $M_v$  است. پتانسیلهای V ، V - و  $-jV - \mu$ ترتیب ولتاژهای گرههای  $I^+$ ، P و  $Q^-$  می باشند. در نوشتن رابطه (Y) ازاثرات خازنهای پارازیتیک ترانزیستورهای اتصال ضربدری صرف نظر شده است. همچنین از جریانی که در مقاومت  $R_g$  جاری میشود به علت بزرگ بودن  $R_g$  صرف نظر شده است.

با مساوی قرار دادن بخش موهومی دو طرف رابطه (۷)، فرکاس نوسان بدست می آید:

$$\omega = \frac{1}{\sqrt{L(C_{\text{var}} + 2\frac{C_{\text{cc}} \times C_{\text{cpl}}}{C_{\text{cc}} + C_{\text{cpl}})}}}$$
( $\lambda$ )

همان طور که از رابطه (۸) مشخص است خازنهای ترویج کننده بر فرکانس نوسان تاثیر می گذارند اما در بخش بعدی نشان داده خواهد شد که این تاثیر قابل صرف نظر می باشد.

M <sub>1-F</sub>	<b>~•</b> μm /•/۱λμm				
M <sub>T</sub>	۱۰۰μm/•/۱λμm				
M <sub>v</sub>	δ··μm /·/\λμm				
L	۲ nH				
Cccl-f	۱p				
C <sub>cpl 1-f</sub>	• /& p				
R <sub>g</sub>	v· kΩ				
R <sub>s</sub>	Ω ۲				

جدول ۱ : مقادیر عناصر مدار نوسانساز متعامد پیشنهادی استفاده شده در شبیه سازی.



شکل ۴ : شـکل موجهـای شـبیه سـازی شـده بـرای مـدار شـکل ۲ بـا پارامترهای نشان داده در جدو ل ۱ .

ساختار پیشنهادی را همچنین می توان با فن آوری BJT نیز پیاده سازی کرد که در شکل ۳ نشان داده شده است. با تحلیلی همانند آنچه که برای مدار شکل ۲ آورده شد، می توان نشان داد که در شکل ۳ نیز خروجیها نسبت به هم متعامد هستند.

# ۳- نتایج شبیه سازی نوسانساز متعامد پیشنهادی

نوسانسازمتعامد شکل ۲ با پارامترهای نشان داده شده در جدول ۱ شبیه سازی شد. دامنه نوسان توسط ولتاژهای  $V_b$  و  $V_g$  کنترل میشود.

اندازه مقاومتهای R<sub>s</sub> در شکل ۲، برای انجام شبیه سازیها به این صورت است که به ازای هر یک نانو هانری خودالقایی سلفها یک اهم تلفات در نظر گرفته شده است [۱۶]. در شبیه سازیها برای ترانزیستورها از یک مدل فن آوری شبیه سازیها برای ترانزیستورها از یک مدل من آوری شبیه سازیها برای ترانزیستورها از میک مدل فن آوری شده از منبع تغذیه ۸/۱ ولت ۱۰ میلی آمپر است. خروجیهای شبیه سازی شده در شکل ۴ نشان داده شده اند.



شکل ۵: شکل موجهای شبیه سازی شده برای مدار شکل ۲ با مدار تشدید با ضریب کیفیت پایین. در این شبیه سازی Ω R<sub>S</sub> = ۸ ، و ابعاد ترانزیستورهای M<sub>v</sub> ، M<sub>v</sub> /۰/۱۸μm انتخاب شده اند بقیه پارامترها مطابق جدول ۱۵ستند.



شکل ۶: مقایسه نویز طیف شبیه سازی شده برای نوسانساز متعامد پیشنهادی و نوسانساز رفوگران [۸]. فرکانس نوسان برای هر دو نوسانساز ۲/۸ GHz است.

البته قابل ذکر است که هر چندتحلیل ارائه شده در بخش قبل برای شکل موجهای سینوسی انجام شد، اما شیبه سازی نشان می دهد که متعامد بودن خروجیها به ضریب کیفیت مدار تشدید در نوسانسازها حساس نبوده وحتی هنگامی که شکل موجها از حالت سینوسی خارج شده اند همچنان نسبت به هم متعامدند.در شکل ۵ یک نمونه از شکل موجهای خروجی برای حالت غیر سینوسی نشان داده شده است.

با انتخاب مقادیر کوچک برای خازنهای  $C_{cc}$  و  $C_{cpl}$  درمقایسه با تخاب مقادیر کوچک برای خازنهای  $C_{co}$  و است درمیشود، در نتیجه بازه تنظیم فرکانسی قابل قبولی میتوان بدست آورد. البته  $C_{cc}$  و  $C_{cp}$  را نمیتوان به طور نامحدود کوچک انتخاب کرد چرا که کاهش بیش از حد  $C_{cpl}$  باعث از میان رفتن تزویج بین دو نوسانساز خواهد شد و کاهش بیش از حد  $C_{cc}$  باعث کم شدن تزویج بین ترانزیستورهای اتصال

ضريب	فيز نويز(dBc/Hz)	توان مصرفی( mW)	فركانس(GHz)	فن آوری(µm)	نوسانساز متعامد
شايستگى(dBc)					
-149/21	-∧δ[@\··kHz]	٣٠	٠/٩	١	[٨]
- ι γλ/δγ	-14·[@rMHz]	۵۰	١/٨	۰/۳۵	[\.]
$-1\lambda\Delta/\Delta$	-147[@rMHz]	۲.	١/٨	۰/۲۵	[١٣]
- 1 / • / 9 ۶	-187[@8MHz]	۵/۴	1/1	•/\٨	[14]
- 1 8 % / 8 %	-14·[@rMHz]	١٨	۲/۸	•/\٨	مدار پیشنهادی

جدول ۲ : مقایسه عملکرد نوسانساز پیشنهادی با کارهای قبلی.

ضربدری در هر یک از نوسانسازها خواهد شد کـه منجـر بـه کاهش مقاومت منفـی ایجـاد شـده توسـط ترانزیسـتورهای اتصال ضربدری میشود.

اما شبیه سازی نشان می دهد اندازهای  $C_{cep}$  و  $C_{cep}$  را میتوان به راحتی به گونه ای انتخاب کرد که هم ترویج کافی و هم بازه تغییرات فرکانسی قابل قبولی بدست آورد. با انتخاب مقادیر نشان داده شده در جدول ۱ برای خازنهای  $C_{ce}$  رفرکانس مرکزی ۲/۸ GHz ، گستره ۱۰٪ برای تغییرات فرکانسی به دست آمده است.

برای مقایسه عملکرد نوسانساز پیشنهادی با کارهای قبلی ضریب شایستگی (Figur Of Merit: FOM) که در [۱۳] پیشنهاد شده ، به کار گرفته شده است:

FOM = 10 log(
$$S_{\text{SSB}}(\frac{\Delta f}{f_0})^2 P_{\text{VCO}}$$
) (9)

که S<sub>SSB</sub> نویز طیف ، f<sub>o</sub> فرکانس نوسان ، Δf آفست فرکانسی و P<sub>VCO</sub> توان مصرفی بر حسب میلی وات است. در جدول ۲ مقایسه ای از عملکرد نوسانساز پیشـنهادی و کارهـای ارائـه شده قبلی نشان داده شده است.

در شکل ۶ نویز طیف شبیه سازی شده ی نوسانساز متعامـد پیشـنهادی بـا نوسانسـاز متعامـد رفـوگران تحـت شـرایط فرکانس نوسان و توان مصرفی یکسان مقایسه شده است.

نوسانساز متعامد شکل ۳ با استفاده از یک مدل BJT فرکانس بالا نیز شبیه سازی شد وگستره تغییرات فرکانسی ۶ درصد در فرکانس مرکزی ۳/۲۲ GHz بدست آمد. در این مدار جریان کل ۸ میلی آمپر از منبع ولتاژ ۱/۸ ولت کشیده شده است.

### ۴- نتیجهگیری

یک ساختار جدید از نوسانسازهای متعامد با مدار تشدید و با مصرف توان و نویز طیف پایین در این مقاله پیشنهاد شد. در ساختار پیشنهادی با تزویج دو نوسانساز تفاضلی LC از طریق ۴ خازن، خروجی های متعامد بدست آمده است. خازنهای تزویج کننده هیچ منبع نویزی به مدار اضافه نمی کنند لذا در مقایسه با سایر ساختارها نویز طیف کمی دارد. همچنین عناصر تزویج کننده هیچ توان مصرفی به مدار اصلی اضافه نمی کنند. این ساختار توسط هر دو فن آوری CMOS و TLB قابل پیاده سازی است.

مراجع

- M. S. J. Steyaert, J. Janssens, B. D. Muer, M. Borremans and N. Itoh,"A 2-V cellular transceiver front-end," IEEE J. Solid-State Circuits, December 2000, 35, (12), pp. 1895 – 1907.
- B. Razavi, RF Microelectronics, Prentice Hall, Upper Saddle River NJ, 1998, pp.236-243.
- [3] A. Buchwald and K. Martin, "High-speed voltage controlled oscillator with quadrature outputs," Electron. Lett., Vol. 27, No. 4, pp. 309-310, February 1991.
- [4] U. Yodprasit and C. C. Enz, "Simple topology for low-voltage and low-power RF quadrature oscillators," Electron. Lett., Vol. 40, No. 8, pp.458-459, April 2004.
- [5] A. Ravi, k. Soumyanath, L. K. Carley and R. Bishop, "An integrated 10/5GHz injected locked quadrature LC VCO in a 0.18μm digital CMOS process," Proc. 28th Eur. Solid-State Circuits Conf. (ESSCIRC), Florence, Italy, pp. 543-546, September 2002.
- [6] S. L. J. Gierkink, S. Levantino, R. C. Frye, C. Samori and V. Boccuzzi, "A low-phase-noise 5-GHz CMOS quadrature VCO using superharmonic coupling," IEEE J. Solid-State Circuits, Vol. 38, No. 7, pp. 1148-1154, July 2003.
- [7] T. M. Hancock and G. M. Rebeiz, "A novel superharmonic coupling topology for quadrature design at 6 GHz," Proc. IEEE Radio Frequency Integrated Circuits Symp., Texas, USA, pp. 285-288, June 2004.
- [8] A. Rofougaran, J. Rael, M. Rofougaran and A. Abidi, "A 900 MHz CMOS LC oscillator with quadrature outputs," Proc. IEEE Int. Solid-State Circuits Conf., San Francisco, USA, pp. 392–393, February 1996.
- [9] P. Van de Ven, J. Van der Tang, D. Kasperkovitz and A. Van Roermund, "Analysis and design of an optimally coupled 5-GHz quadrature LC oscillator," IEEE J. Solid-State Circuits, Vol. 37, No.5, pp. 657–661, May 2002.

- [10] A. Andreani, A. Bonfanti, L. Romano and C. Samori, "Analysis and design of 1.8GHz CMOS LC quadrature oscillator," IEEE J. Solid-State Circuits, Vol. 37, No. 12, pp.1737-1747, December 2002.
- [11] A. Andreani, "A 2 GHz, 17% tuning range quadraure CMOS VCO with high figure-of-merit and 0.60 phase error," Proc. 28th Eur. Solid-State Circuits Conf. (ESSCIRC), Florence, Italy, pp. 815-818, September 2002.
- [12] J. H. Chang, Y. S. Youn, M. Y. Park and C. K. Kim, "A new 6GHz fully integrated low power low phase noise CMOS LC quadrature VCO," Proc. IEEE Radio Frequency Integrated Circuits Symp., Philadelphia, USA, pp. 295-298, June 2003.
- [13] M. Tiebout, "Low-power low-phase noise differentially tuned quadrature VCO design in standard CMOS," IEEE J. Solid-State Circuits, Vol. 36, No.7, pp.1018-1024, July 2003.
- [14] H. R. Kim, C. Y. Cha, S. M. Oh, M. S. Yang and S. G. Lee, "A very low power quadrature VCO with back gated coupling," IEEE J. Solid-State Circuits, Vol. 39, No. 6, pp.952-955, June 2004.
- [15] R. L. Bunch and S. Raman, "Large signal analysis of MOS varactor in CMOS-Gm LC VCOs," IEEE J. Solid-State Circuits, Vol. 38, No. 8, pp.1325-1332, August 2003.
- [16] F. Huang, N. Jiang and E. Bian, "Characteristic-function approach to parameter extraction for asymmetric equivalent circuit of on-chip spiral inductors," IEEE Trans. Microwave Theory and Techniques, Vol. 54, No. 1, pp. 115-119, January 2006.