

برشگر AC کاهنده- افزایشنده بدون تغییر پلاریته ولتاژ ورودی

علی ضیائی محمد منفرد سید احسان حسینی منس
گروه برق، دانشکده مهندسی، دانشگاه فردوسی
مشهد-ایران

واژه‌های کلیدی: برشگر کاهنده-افزاینده، اختلاف فاز بین ولتاژ ورودی و خروجی، برآیند اغتشاش هارمونیک

چکیده

سبب مزایای فراوان، همچون قیمت ارزان، قابلیت اطمینان بالا، سادگی مدار و سیستم کنترل، سرعت پاسخ دهی بالا، ضریب توان بالا و شکل موج‌های سینوسی ولتاژ خروجی و جریان منبع، استفاده از این ادوات در سیستم‌های قدرت در کاربردهایی خاص همچون کنترل ولتاژ و کنترل پخش توان متداول است [۱].

مرجع [۲] به معرفی برشگرهای کاهنده، افزایشنده، کاهنده-افزاینده و کاک^۴ در حالت AC پرداخته و توپولوژی‌های این مبدلها به همراه کاربردهایی از آنها را در دو حالت تک فاز و سه فاز آورده است. مرجع [۳] جهت کاهش تلفات کلیدزنی به معرفی توپولوژی جدیدی از برشگر AC با تکنیک کلیدزنی چندگامی^۵ پرداخته است.

مرجع [۴] علاوه بر ارائه مدار معادل حالت دائم برشگر کاهنده-افزاینده در حالت AC، روشی نیز جهت تعیین ضریب توان بخش ورودی پیشنهاد کرده است. همچنین به منظور حل مشکلات ناشی از کاهش ناگهانی^۶ یا افزایش ناگهانی^۷ ولتاژ

برشگرهای AC گونه‌ای از مبدل‌های AC هستند که اصولی همانند برشگرهای DC داشته و به طور مشابه به سه دسته کاهنده، افزایشنده و کاهنده-افزاینده تقسیم می‌شوند. همان‌طور که می‌دانیم در برشگر AC کاهنده-افزاینده مرسوم، پلاریته ولتاژ خروجی معکوس ولتاژ ورودی است. در این مقاله، جهت رفع این مشکل، گونه‌ای جدید از برشگرهای AC پیشنهاد می‌گردد که علاوه بر حداقل کردن تعداد عناصر پسیو مدار، پلاریته ولتاژ خروجی آن، با پلاریته ولتاژ ورودی یکسان است. شبیه‌سازی‌های انجام شده با استفاده از نرم افزار Matlab/Simulink کارایی و کیفیت مبدل پیشنهادی را تایید می‌کنند.

۱- مقدمه

برشگرهای AC خانواده‌ای از مبدل‌های AC به AC کنترل شده به روش PWM هستند که از مبدل‌های DC به DC کاهنده^۱، افزایشنده^۲، کاهنده-افزاینده^۳ و... مشتق می‌شوند. به

4 Cuk

5 Multiple steps switching capability

6 Voltage Sag

7 Voltage Swell

1 Buck

2 Boost

3 Buck-Boost

بیست و ششمین کنفرانس بین‌المللی برق

استفاده می‌شود. نحوه کلید زنی این مبدل در حالت کاهنده-افزاینده با سیکل وظیفه یکسان به این صورت است که هر دو کلید با فرکانس و سیکل وظیفه مشابهی کلیدزنی می‌شوند. در این حالت عملکرد مبدل کاملاً مشابه مبدل کاهنده-افزاینده خواهد بود و از بازه‌های شارژ و دشارژ همان مبدل استفاده می‌شود. اگر V_o ولتاژ خروجی، E ولتاژ ورودی و i_L جریان اندوکتانس باشد، با توجه به وضعیت کلیدها، دو وضعیت عملکرد داریم:

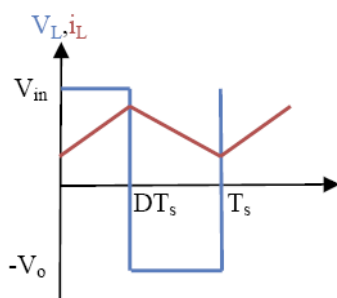
۱. کلیدهای S1 و S2 روشن باشند:

$$\frac{di_L}{dt} = \frac{E}{L} > 0 \quad (1)$$

۲. کلیدهای S1 و S2 خاموش باشند:

$$\frac{di_L}{dt} = -\frac{V_o}{L} < 0 \quad (2)$$

بنابراین شکل موج حالت ماندگار جریان و ولتاژ سلف به شکل زیر است:



شکل (۲): بازه‌های شارژ و دشارژ سلف

روابط حاکم بر شکل (۲) عبارتند از:

$$\begin{cases} I_{\max} - I_{\min} = DT_s \left(\frac{E}{L} \right) \\ I_{\min} - I_{\max} = (1-D)T_s \left(-\frac{V_o}{L} \right) \end{cases} \quad (3)$$

که I_{\min} و I_{\max} حداکثر و حداقل جریان اندوکتانس هستند. نتیجه روابط فوق، نسبت ولتاژ خروجی به ولتاژ ورودی مبدل خواهد بود:

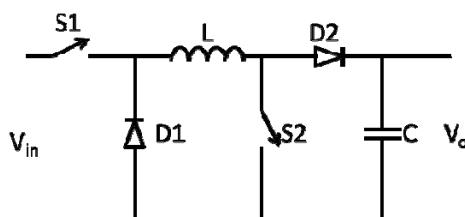
$$\frac{V_o}{V_{in}} = \frac{D}{1-D} \begin{cases} D > 0.5 \rightarrow \text{Boost} \\ D < 0.5 \rightarrow \text{Buck} \end{cases} \quad (4)$$

ورودی، کنترل کننده‌ای را جهت حفظ پایداری ولتاژ خروجی طراحی کرده است. در مراجع [۵] و [۶] توپولوژی جدیدی از برشگر کاهنده-افزاینده بدون تغییر پلاریته ولتاژ ورودی در حالت DC به همراه الگوریتم کلیدزنی ارائه شده است؛ اما تاکنون هیچ مدل جدیدی از برشگر کاهنده-افزاینده بدون تغییر پلاریته ولتاژ ورودی در حالت AC ارائه نشده است.

در این مقاله توپولوژی نوینی از برشگر کاهنده-افزاینده بدون تغییر پلاریته ولتاژ ورودی در حالت AC پیشنهاد شده است که از هشت کلید IGBT استفاده می‌کند که در دو گروه چهار تایی دسته بندی می‌شوند. نحوه پالس دهی به این دو گروه به صورت مکمل می‌باشد. نتیجه، بدست آوردن شکل موج AC در خروجی برشگر است که دامنه آن را می‌توان در مقادری بزرگ‌تر و یا کوچک‌تر از دامنه ولتاژ منبع تنظیم کرد؛ بعلاوه فاز آن نیز بر خلاف برشگر AC کاهنده-افزاینده متداول، با ولتاژ منبع یکسان است. هم فاز بودن ولتاژ خروجی با ورودی در بسیاری از کاربردهای کنترلی، حفاظتی، آزمایشگاهی و ... ضروری است.

۲- برشگر DC کاهنده-افزاینده مستقیم

در ارائه توپولوژی برشگر AC کاهنده-افزاینده مستقیم پیشنهادی، از توپولوژی مداری مرجع [۶] برای برشگر DC کاهنده-افزاینده مستقیم، شکل (۱)، الهام گرفته شده است.



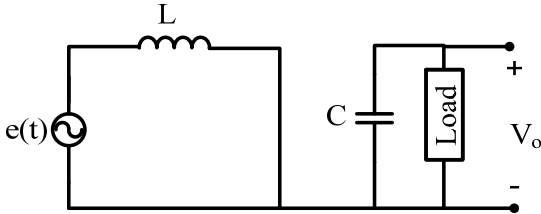
شکل (۱): برشگر DC کاهنده-افزاینده مستقیم (بدون تغییر پلاریته ولتاژ)

در طراحی این مبدل نیز مشابه سایر برشگرها از ترکیب بازه‌های شارژ و دشارژ سلف استفاده شده است. بدون افزایش تعداد سلف و خازن، این مبدل توانایی عملکرد در سه حالت کاهنده، افزایش و کاهنده-افزاینده را دارد که بسته به نوع طراحی و مسائل راندمان و غیره از ترکیبی از این حالت‌ها

بیست و ششمین کنفرانس بین‌المللی برق

نظر می‌گیریم:

۱. کلیدهای S_1, S_2, S_5 و S_6 روشن و کلیدهای S_3, S_4, S_7 و S_8 خاموش هستند و سلف در حال شارژ شدن است. شکل مدار به صورت زیر خواهد بود و جریان $i_L(t)$ با رابطه (۶) بیان می‌شود.

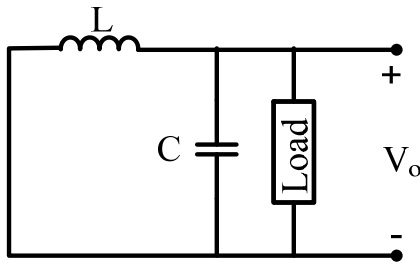


شکل (۵): مدار معادل در حالت شارژ سلف

$$\frac{di_L(t)}{dt} = \frac{e(t)}{L} = \frac{E \sin(\omega t)}{L} \quad (5)$$

$$i_L(t) = -\frac{E}{L\omega} \cos(\omega t) + c \quad (6)$$

۲. کلیدهای S_1, S_2, S_5 و S_6 خاموش و کلیدهای S_3, S_4, S_7 و S_8 روشن بوده و سلف در حال دشارژ شدن است. شکل مدار به صورت زیر خواهد بود و جریان $i_L(t)$ با رابطه (۸) بیان می‌شود.



شکل (۶): مدار معادل در حالت دشارژ سلف

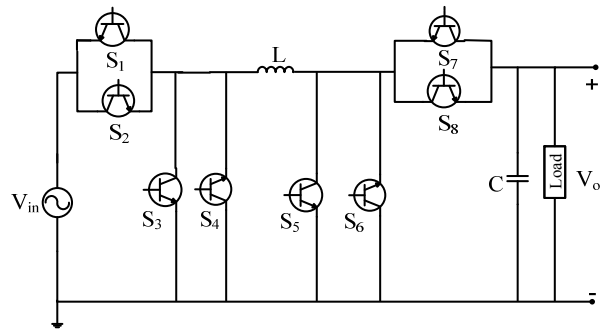
$$\frac{di_L(t)}{dt} = -\frac{V_o(t)}{L} = -\frac{V_o \sin(\omega t)}{L} \quad (7)$$

$$i_L(t) = \frac{V_o}{L\omega} \cos(\omega t) + c \quad (8)$$

در روابط (۶) و (۸)، ثابت c با توجه به مقدار نهایی جریان در وضعیت کلیدزنی قبلی (شرایط اولیه برای وضعیت کلیدزنی فعلی) بدست می‌آید. شکل موج جریان اندوکتانس در شکل (۷) رسم شده است.

۳- برشگر AC کاهنده-افزاینده مستقیم پیشنهادی

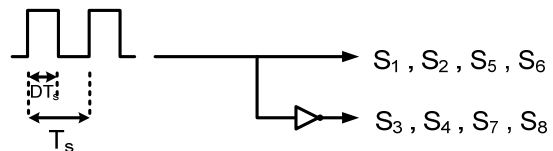
با ایده گرفتن از برشگر DC کاهنده-افزاینده مستقیم، توپولوژی شکل (۳) را برای حالت AC پیشنهاد می‌کنیم. صحت تحلیلی که برای این مدار ارائه خواهد شد به این دلیل است که فرکانس کلیدزنی بسیار بزرگ‌تر از فرکانس موج اصلی است و می‌توان در هر دوره تناوب کلیدزنی، موج اصلی را ثابت در نظر گرفت.



شکل (۳): برشگر AC کاهنده-افزاینده مستقیم (بدون تغییر پلاریته ولتاژ)

کلیدهای S_1, S_2, S_5 و S_6 با استفاده از یک مولد پالس گیت، سیگنال دهی می‌شوند و کلیدهای S_3, S_4, S_7 و S_8 با استفاده از مولدی دیگر، که مکمل پالس‌های مولد اول را تولید می‌کند، کنترل می‌شوند.

نحوه کنترل کلیدها بدین صورت است که مولدهای پالس ۱ با دوره تناوب T_s و سیکل وظیفه D و مولدهای پالس ۲ نیز با دوره تناوب T_s و سیکل وظیفه $(1-D)$ و تاخیر پالس $(D \times T_s)$ نسبت به مولد یک، تولید پالس می‌کنند. با این نحوه پالس دهی هیچ گونه تداخلی بین کلیدها، همچون اتصال کوتاه منبع، رخ نخواهد داد.



شکل (۴): نحوه تولید سیگنال‌های گیت کلیدها

اگر ولتاژ ورودی را $V_{in} = E \sin(\omega t)$ و ولتاژ خروجی را $V_{out} = V_o \sin(\omega t)$ در نظر بگیریم، جهت اثبات رابطه بین ولتاژ ورودی و ولتاژ خروجی، دو وضعیت عملکرد زیر را در

بیست و ششمین کنفرانس بین المللی برق

شیب هر یک از خطوط شکل (۷) این تفاضل را بر ضریب $(1-D)T_s$ تقسیم می کنیم.

$$\begin{aligned} \frac{I_{\max_1} - I_{\min_2}}{(1-D)T_s} &= \frac{V_o}{L\omega} (\cos\omega T_s - \cos\omega DT_s) \\ \frac{I_{\max_2} - I_{\min_3}}{(1-D)T_s} &= \frac{V_o}{L\omega} (\cos 2\omega T_s - \cos\omega(1+D)T_s) \\ \frac{I_{\max_3} - I_{\min_4}}{(1-D)T_s} &= \frac{V_o}{L\omega} (\cos 3\omega T_s - \cos\omega(2+D)T_s) \\ &\vdots \\ \frac{I_{\max_n} - I_{\min_1}}{(1-D)T_s} &= \frac{V_o}{L\omega} (1 - \cos\omega(n-1+D)T_s) \end{aligned} \quad (11)$$

با جمع مقادیر I_{\min_i} و I_{\max_i} در رابطه فوق خواهیم داشت:

$$\sum_{i=1}^n I_{\max_i} - \sum_{i=1}^n I_{\min_i} = \frac{V_o(1-D)T_s}{L\omega} \begin{pmatrix} \cos\omega T_s + \\ -\cos\omega DT_s + \dots + \\ +1 + \\ -\cos(n-1+D)\omega T_s \end{pmatrix} \quad (12)$$

از برابر قرار دادن دو رابطه (۱۰) و (۱۲) به راحتی به نتیجه ای مشابه برشگر کاهنده-افزاینده متناظر DC می رسیم:

$$\frac{V_o}{V_{in}} = \frac{V_o}{E} = \frac{D}{1-D} \quad (13)$$

۴- تعیین بازه های مناسب برای انتخاب سلف و خازن مدار

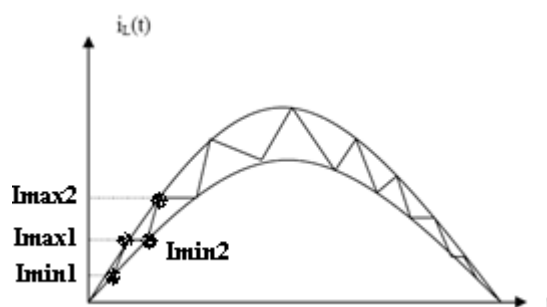
کلیه تحلیل های ارائه شده در این بخش و بخش آتی، مربوط به حالت عملکرد کاهنده-افزاینده با سیکل وظیفه یکسان هستند که عمومی ترین حالت عملکرد این مدار می باشد و در برگرنده کلیه ویژگی های این مبدل است.

۴-۱- روابط ولتاژ خازن (خروجی) در بازه های شارژ و دشارژ

زمانیکه کلیدهای S_1 و S_2 و S_5 و S_6 روشن و سایر کلیدها خاموش هستند، مدار معادل مشابه شکل (۵) بوده و در این حالت خازن مطابق معادله زیر به صورت خطی دشارژ می-شود:

$$\begin{cases} \frac{dv_c}{dt} = -\frac{v_c}{RC} \\ v_c(t) = V_c(0)e^{-\frac{t}{RC}} \end{cases} \quad (14)$$

در حالت فعال بودن کلیدهای S_3 و S_4 و S_7 و S_8 مدار معادل مشابه شکل (۶) بوده و در این حالت ولتاژ خازن



شکل (۷): نموداری از بازه های شارژ و دشارژ سلف

حال برای به دست آوردن رابطه بین ولتاژ ورودی و ولتاژ خروجی، تفاضل بین I_{\min_i} و I_{\max_i} را در دو حالت شارژ سلف و دشارژ سلف به دست آورده و با یکدیگر مقایسه می کنیم.

الف) بازه های شارژ سلف:

در این قسمت تفاضل مقادیر I_{\min_i} و I_{\max_i} را با استفاده از فرمول (۶) محاسبه کرده و برای به دست آوردن شیب هر یک از خطوط شکل (۷) این تفاضل را بر ضریب DT_s تقسیم می کنیم.

$$\begin{aligned} \frac{I_{\max_1} - I_{\min_1}}{DT_s} &= \frac{E}{L\omega} (1 - \cos\omega DT_s) \\ \frac{I_{\max_2} - I_{\min_2}}{DT_s} &= \frac{E}{L\omega} (\cos\omega T_s - \cos\omega(1+D)T_s) \\ \frac{I_{\max_3} - I_{\min_3}}{DT_s} &= \frac{E}{L\omega} (\cos 2\omega T_s - \cos\omega(2+D)T_s) \\ &\vdots \\ \frac{I_{\max_n} - I_{\min_n}}{DT_s} &= \frac{E}{L\omega} (\cos(n-1)\omega T_s - \cos\omega(n-1+D)T_s) \end{aligned} \quad (9)$$

در روابط فوق E مقدار ماکزیمم ولتاژ ورودی، T_s دوره کلیدزنی کلیدها، D سیکل وظیفه و n تعداد کل کلید زنی در یک دوره تناوب ولتاژ ورودی است. با جمع مقادیر I_{\max_i} و I_{\min_i} در رابطه فوق خواهیم داشت:

$$\sum_{i=1}^n I_{\max_i} - \sum_{i=1}^n I_{\min_i} = \frac{EDT_s}{L\omega} \begin{pmatrix} 1 - \cos\omega DT_s + \\ + \cos\omega T_s - \dots + \\ + \cos\omega(n-1)T_s + \\ - \cos\omega(n-1+D)T_s \end{pmatrix} \quad (10)$$

ب) بازه های دشارژ سلف:

در این قسمت نیز تفاضل مقادیر I_{\min_i} و I_{\max_i} را با استفاده از فرمول (۸) محاسبه کرده و برای به دست آوردن

بیست و ششمین کنفرانس بین المللی برق

رابطه‌ای به صورت زیر خواهد داشت:

$$\frac{d^2 v_c}{dt^2} + \frac{1}{RC} \frac{dv_c}{dt} + \frac{1}{LC} v_c = 0 \quad (15)$$

برای دست یابی به حداکثر سرعت شارژ خازن و لذا افزایش دینامیک و دقت مدل میانگین، باید مدار معادل شکل (۶) میرایی ضعیف داشته باشد؛ لذا رابطه زیر را بدست می‌آوریم:

$$\Delta < 0 \Rightarrow L < 4R^2C \quad (16)$$

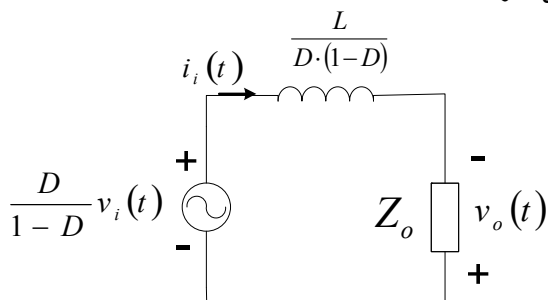
رابطه فوق، محدودیتی جهت انتخاب سلف مدار ایجاد می‌کند. رابطه شارژ خازن نیز، به صورت زیر خواهد بود:

$$\begin{cases} v_c(t) = e^{-\alpha t} (A \sin(\beta t) + B \cos(\beta t)) \\ \alpha = \frac{1}{2RC}; \quad \beta = \left(\left(\frac{1}{RC} \right)^2 - \frac{4}{LC} \right)^{1/2} \end{cases} \quad (17)$$

با جایگزینی معادله نخست رابطه (۲۱) در رابطه فوق به معادله زیر می‌رسیم:

$$\frac{D}{1-D} v_i(t) = \frac{L}{D(1-D)} \frac{di_i(t)}{dt} - v_o(t) \quad (23)$$

رابطه فوق ارائه دهنده مدار معادل حالت دائم برشگر AC بدون تغییر پلاریته ولتاژ ورودی در حالت دائم می‌باشد که در شکل زیر نشان داده شده است.



شکل (۸): مدار معادل برشگر AC کاهنده- افزایشدهی مستقیم در حالت دائم

در شکل فوق Z_o امپدانس معادل مقاومت بار و خازن خروجی می‌باشد که به صورت رابطه زیر قابل بیان است:

$$Z_o = \frac{-jX_c R}{R - jX_c} \quad (24)$$

با معرفی Z به عنوان امپدانس معادل مدار، جریان ورودی رابطه‌ای به صورت زیر خواهد داشت:

$$\begin{cases} i_i(t) = \frac{D u_i}{(1-D)Z} \\ Z = Z_o + \frac{j\omega L}{D(1-D)} \end{cases} \quad (25)$$

ولتاژ خروجی نیز به صورت زیر قابل بیان است:

$$v_o(t) = \frac{D Z_o}{(1-D)Z} v_i(t) \quad (26)$$

در این صورت اگر اختلاف فاز بین ولتاژ ورودی و خروجی را ϕ بنامیم، رابطه‌ای به صورت زیر برای ϕ به دست می‌آید:

$$\phi = \angle v_o(t) - \angle v_i(t) = \angle Z_o - \angle Z \quad (27)$$

که پس از انجام محاسبات، مقدار کمیت ϕ به صورت زیر تعیین می‌گردد:

$$\phi = -90^\circ + \text{tg}^{-1} \left(\frac{1}{R\omega C} \right) - \text{tg}^{-1} \left(\frac{R\omega C}{D(1-D)} \left(\omega^2 LC - D(1-D) \right) \right) \quad (28)$$

۴-۲- اختلاف فاز بین ولتاژ ورودی و خروجی

با توجه به شکل‌های (۵) و (۶) ولتاژ سلف دارای رابطه‌ای به صورت زیر است:

$$v_L = \begin{cases} v_{in} & S_1, S_2, S_5, S_6 \text{ are on} \\ v_{out} & S_3, S_4, S_7, S_8 \text{ are on} \end{cases} \quad (18)$$

در مدل متوسط، ولتاژ متوسط سلف در یک دوره کلیدزنی به صورت زیر قابل بیان است:

$$v_L(t) = D v_{in}(t) + (1-D) v_{out} \quad (19)$$

نظر به اینکه فرکانس کلیدزنی بسیار بیشتر از فرکانس سیستم است، ولتاژ متوسط سلف به صورت تقریبی با رابطه زیر بیان می‌شود:

$$v_L(t) = L \frac{di_L(t)}{dt} \quad (20)$$

از طرفی، همان گونه که در مرجع [۴] ذکر شده است، بین جریان متوسط ورودی $i_i(t)$ ، جریان متوسط خروجی $i_o(t)$ و جریان متوسط سلف $i_L(t)$ رابطه زیر برقرار است.

$$\begin{cases} i_i(t) = D i_L(t) \\ i_o(t) = (1-D) i_L(t) \end{cases} \quad (21)$$

با استفاده از روابط (۱۹) و (۲۰)، رابطه زیر را به دست می‌آوریم:

$$D v_i(t) = L \frac{di_L(t)}{dt} - (1-D) v_o(t) \quad (22)$$

بیست و ششمین کنفرانس بین المللی برق

$$\begin{cases} \frac{V_o}{V_{in}} = \frac{V_o}{E} = \frac{D}{1-D} \left| \frac{Z_o}{Z} \right| \\ |Z_o| = \frac{R}{\sqrt{1+(R\omega C)^2}} \\ |Z| = \sqrt{\left(\frac{R}{(R\omega C)^2 + 1} \right)^2 + \left[\frac{\omega L}{D(1-D)} - \frac{R^2\omega C}{(R\omega C)^2 + 1} \right]^2} \end{cases} \quad (30)$$

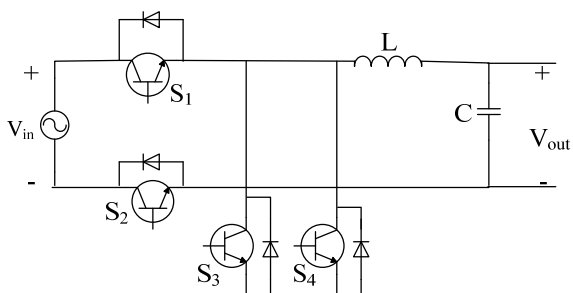
زمانی که مقدار سلف، خازن یا مقاومت خارج از حد مجاز انتخاب شود، مقدار $\left| \frac{Z_o}{Z} \right|$ بزرگ تر یا کوچک تر از یک خواهد شد و ارتباط بین ولتاژ ورودی و خروجی به جای فرمول (۱۳) از فرمول فوق تبعیت می کند.

۵- رابطه THD_v ولتاژ خروجی مبدل

در این قسمت رابطه‌ای تقریبی برای THD_v به دست می آوریم. با توجه به عملکرد مدار در دو حالت کاهنده و افزایشده، ابتدا THD_v را به طور مجزا در دو برشگر کاهنده و افزایشده به طور تقریبی محاسبه کرده و نتایج به دست آمده از آنها را به برشگر کاهنده- افزایشده مورد بررسی در این مقاله، تعمیم می دهیم.

الف) THD_v در برشگر کاهنده

شکل برشگر کاهنده به صورت زیر می باشد:



شکل (۱۰): برشگر AC کاهنده

بدین منظور توجه داریم که ولتاژ ورودی با رابطه زیر توصیف می شود:

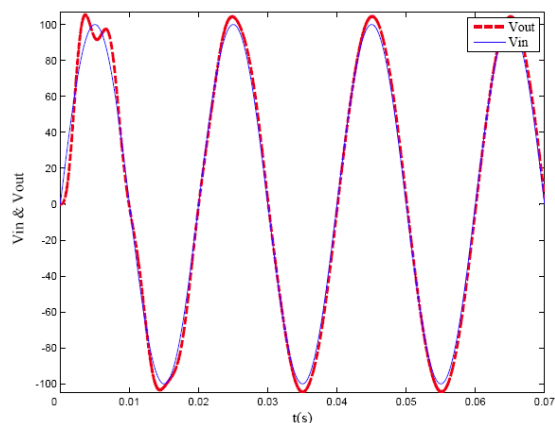
$$v_{in}(t) = E \sin(\omega t) \quad (31)$$

رابطه فوق شرط دیگری را جهت انتخاب بازه مناسب برای سلف و خازن مدار پیشنهاد می دهد. به عنوان مثال بازه مناسب برای انتخاب سلف مدار را می توان با استفاده از رابطه تقریبی زیر به دست آورد.

$$L < \frac{RD(1-D)}{\omega \left| \tan^{-1}(-90-\varphi) + R\omega C \right|} \quad (29)$$

به عنوان مثال اگر مقدار خازن و مقاومت را به ترتیب $10 \mu\Omega$ و $500 \mu\text{F}$ قرار دهیم و سیکل وظیفه را نیز 0.5 انتخاب کنیم و بخواهیم اختلاف فاز کمتر از یک درجه باشد، با استفاده از فرمول فوق، مقدار سلف کمتر از $217 \mu\text{H}$ به دست می آید.

نتایج شبیه سازی با استفاده از مقادیر فوق به صورت زیر خواهد بود:



شکل (۹): اختلاف فاز بین ورودی و خروجی با انتخاب $L=217 \mu\text{H}$

در شکل فوق به عنوان مثال در بازه 0.04 تا 0.05 ثانیه مقدار هر دو موج بیشینه می شود. بیشینه ولتاژ ورودی در ثانیه 0.045002 و بیشینه ولتاژ خروجی نیز در ثانیه 0.045072 رخ می دهد. با استفاده از رابطه $\theta = \omega t$ مقدار اختلاف فاز 1.26 درجه به دست می آید که با مقدار به دست آمده از روش تئوری اختلاف ناچیزی دارد.

لذا با استفاده از روابط (۱۶) و (۲۹) می توان بازه های تقریبی برای سلف و خازن مدار را تعیین کرد.

لازم به ذکر است که با استفاده از فرمول (۲۶) می توان به رابطه دقیق تر زیر بین ولتاژ ورودی و خروجی رسید.

بیست و ششمین کنفرانس بین المللی برق

زیر ساده می شود:

$$\begin{aligned} k\omega_s \pm \omega &\approx k\omega_s \\ X_{k\omega_s C} &= \frac{1}{k\omega_s C}; \quad X_{k\omega_s L} = k\omega_s L \\ X_{k\omega_s C} &\ll R \ll X_{k\omega_s L} \\ |v_{ok}| &= \frac{X_{k\omega_s C} R}{\sqrt{(X_{k\omega_s C} X_{k\omega_s L})^2 + [(X_{k\omega_s C} - X_{k\omega_s L})R]^2}} \frac{E \sin k\pi D}{k\pi} \approx \\ &\frac{X_{k\omega_s C}}{X_{k\omega_s L}} \frac{E \sin k\pi D}{k\pi} \end{aligned} \quad (39)$$

حال با استفاده از فرمول (33)، (37) و (39)، THD_v به صورت زیر به دست می آید:

$$\begin{aligned} THD_v &= \frac{\sqrt{2}}{DE} \sqrt{\sum_{k=1}^{\infty} \left(\frac{X_{k\omega_s C}}{X_{k\omega_s L}} \frac{E \sin k\pi D}{k\pi} \right)^2} \\ THD_v &= \frac{\sqrt{2}}{DLC\omega_s^2 \pi} \sqrt{\sum_{k=1}^{\infty} \frac{\sin^2 k\pi D}{k^6}} \end{aligned} \quad (40)$$

رابطه فوق حاکی از این است که THD_v در برشگر کاهنده، مستقل از اندازه مقاومت بار است و با مقادیر اندوکتانس و خازن مدار و فرکانس کلیدزنی رابطه عکس دارد.

(پ) THD_v در مدار افزایشده

محاسبه THD_v در برشگر افزایشده بسیار پیچیده تر از برشگر کاهنده است، با این وجود با انجام روابطی مشابه روابط مبدل کاهنده، به رابطه تقریبی زیر برای THD_v می رسیم.

$$THD_v \approx \frac{\sqrt{2}(1-D)}{RC\omega_s \pi} \sqrt{\sum_{k=1}^{\infty} \frac{\sin^2 k\pi D}{k^4}} \quad (41)$$

رابطه فوق حاکی از این است که THD_v در برشگر افزایشده، مستقل از اندازه اندوکتانس مدار بوده و با مقادیر مقاومت و خازن و فرکانس کلیدزنی رابطه عکس دارد.

از آنجایی که برشگر کاهنده- افزایشده به ازی $D < 0.5$ به صورت برشگر کاهنده و به ازی $D > 0.5$ نیز به صورت برشگر افزایشده عمل می کند، لذا ترکیب دو رابطه فوق را می توان به عنوان THD_v برای برشگر کاهنده- افزایشده در نظر گرفت.

سری فوریه سیگنال کنترلی موج مربعی کلیدها با سیکل وظیفه یکسان به صورت زیر است:

$$S_1(\omega_s t) = D + \sum_{k=1}^{\infty} \frac{2 \sin k\pi D}{k\pi} \cos k\omega_s t \quad (32)$$

در روابط فوق ω_s فرکانس زاویه ای کلیدزنی کلیدها می باشد. THD_v نیز با استفاده از فرمول زیر محاسبه می شود:

$$THD_v = \frac{1}{V_{of}} \sqrt{\sum_{k=1}^{\infty} V_{ok}^2} \quad (33)$$

در رابطه فوق، V_{of} هارمونیک اصلی ولتاژ خروجی و V_{ok} نیز هارمونیک k ام ولتاژ خروجی می باشد.

در این صورت ولتاژ خروجی با رابطه زیر به دست می آید:

$$v_o(t) = \frac{Z_o}{Z} v_{in}(t) S_1(\omega_s t) \quad (34)$$

با استفاده از محاسبات ریاضی و همچنین با در نظر گرفتن روابط (31) و (32) رابطه (34) به صورت زیر ساده می شود:

$$\begin{aligned} \frac{Z_o}{Z} v_{in}(t) S_1(\omega_s t) &= \frac{Z_o}{Z} DE \sin(\omega t) + \\ &\frac{Z_o E}{Z} \sum_{k=1}^{\infty} \frac{\sin k\pi D}{k\pi} \sin(\omega \pm \omega_s) t \end{aligned} \quad (35)$$

بین Z و Z_o نیز رابطه زیر برقرار است:

$$\frac{Z_o}{Z} = \frac{-jX_c R}{X_c X_L - j(X_c - X_L)R} \quad (36)$$

حال با استفاده از روابط فوق به محاسبه هارمونیک اصلی و هارمونیک های مراتب بالاتر می پردازیم.

(الف) محاسبه هارمونیک اصلی

$$\begin{aligned} X_c \gg R \gg X_L \\ |v_{of}| &= \frac{X_c R}{\sqrt{(X_c X_L)^2 + [(X_c - X_L)R]^2}} DE \approx DE \end{aligned} \quad (37)$$

(ب) محاسبه هارمونیک های مراتب بالاتر

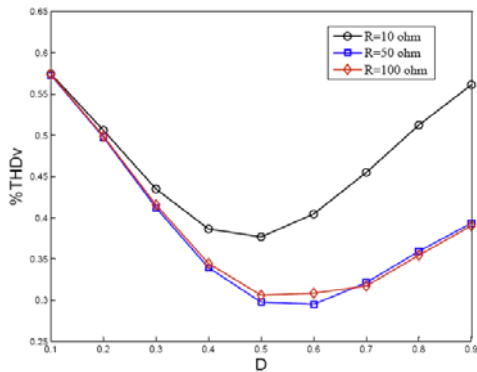
هارمونیک k ام ولتاژ خروجی، V_{ok} ، رابطه ای به صورت زیر دارد:

$$v_{ok} = \left| \frac{-jX_{k\omega_s C} R}{X_{k\omega_s C} X_{k\omega_s L} - j(X_{k\omega_s C} - X_{k\omega_s L})R} \right| \frac{E \sin k\pi D}{k\pi} \quad (38)$$

$$X_{k\omega_s C} = \frac{1}{(k\omega_s \pm \omega)C}; \quad X_{k\omega_s L} = (k\omega_s \pm \omega)L$$

از آنجایی که فرکانس زاویه ای کلیدزنی، ω_s بسیار بزرگ تر از فرکانس زاویه ای منبع ω است؛ لذا رابطه فوق به صورت

بیست و ششمین کنفرانس بین المللی برق



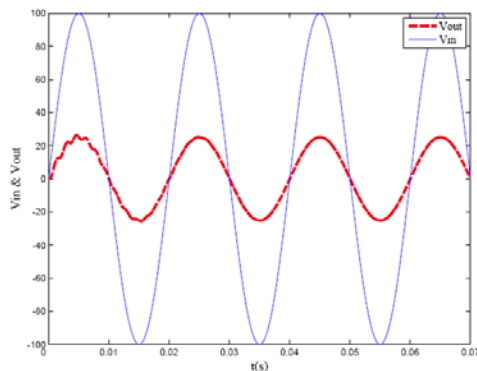
شکل (۱۳): تاثیر تغییر مقدار مقاومت بر THD_v ($L=50 \mu H, C=300 \mu F$)

از شکل های (۱۱)، (۱۲) و (۱۳) به وضوح مشخص است که به ازای $D < 0.5$ وابستگی THD_v به مقاومت بار ناچیز بوده و زمانی که مبدل به صورت افزایشده عمل می کند ($D > 0.5$)، وابستگی THD_v به اندوکتانس مدار به حداقل ممکن می رسد. هر دو نتیجه فوق توسط فرمول (۴۲) نیز تایید می شوند.

همانگونه که در شکل (۱۲) مشخص است، اندازه خازن فیلتر، تاثیر قابل ملاحظه ای بر THD_v ولتاژ خروجی دارد؛ به نحوی که با افزایش مقدار خازن، THD_v کاهش قابل ملاحظه ای می یابد. بعلاوه، عموماً در حالت عملکرد افزایشده ($D > 0.5$) کیفیت ولتاژ خروجی بهتر است.

۶- نتایج شبیه سازی

در این بخش، شبیه سازی مدار شکل (۳) را به ازای مقادیر نمونه ای که در ضمیمه آورده شده است، در سه حالت کاهش، عدم تغییر و افزایش ولتاژ ورودی انجام می دهیم.

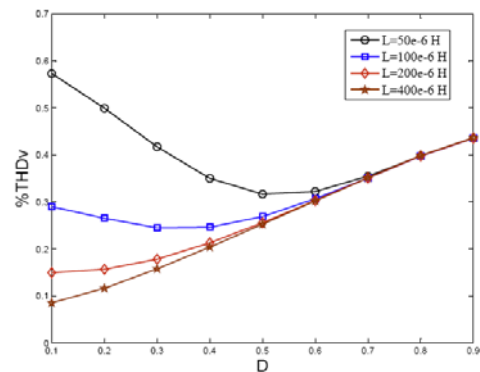


شکل (۱۴): حالت کاهنده؛ ولتاژ ورودی و خروجی به ازای $D=0.2$

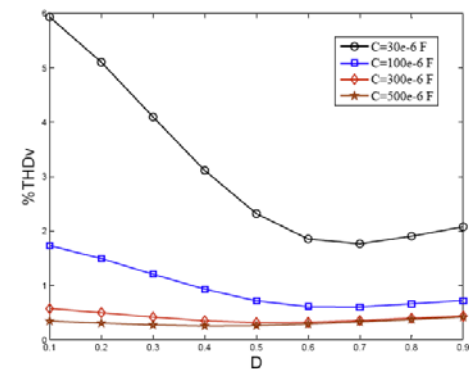
$$THD_v \approx \begin{cases} \frac{\sqrt{2}}{DLC\omega_s^2\pi} \sqrt{\sum_{k=1}^{\infty} \frac{\sin^2 k\pi D}{k^6}} & D < 0.5 \\ \frac{\sqrt{2}(1-D)}{RC\omega_s\pi} \sqrt{\sum_{k=1}^{\infty} \frac{\sin^2 k\pi D}{k^4}} & D > 0.5 \end{cases} \quad (42)$$

رابطه (۴۲)، محدودیت دیگری برای انتخاب مقادیر عناصر مدار تعیین می کند.

در انتهای این قسمت نیز برآیند اغتشاشات هارمونیک ولتاژ خروجی (THD_v) را به ازای تغییر پارامترهای سیستم نمونه، نسبت به تغییر کمیت سیکل وظیفه D رسم می کنیم و نتایج به دست آمده از شبیه سازی را با فرمول (۴۲) مقایسه می کنیم. ابتدا چهار مقدار مختلف برای اندوکتانس انتخاب کرده و سپس تحلیلی مشابه را برای خازن و مقاومت تکرار می کنیم.



شکل (۱۱): تاثیر تغییر مقدار سلف بر THD_v ($C=300 \mu F, R=20 \Omega$)



شکل (۱۲): تاثیر تغییر مقدار خازن بر THD_v ($L=50 \mu H, R=20 \Omega$)

بیست و ششمین کنفرانس بین‌المللی برق

مقاومت بار در حالت عملکرد کاهنده و مقدار اندوکتانس مدار در حالت عملکرد افزایشده، تاثیر ناچیزی بر کیفیت ولتاژ خروجی دارند.

۸- مراجع

[1] B.H. Kwon, B.D. Min, and J.H. Kim, "Novel topologies of AC choppers," *IEEE Proceedings- Electric Power Applications*, Vol. 143, No. 4, pp. 323-330, July. 1996.

[2] J.C. Rosas-Caro, F.M. David, J.M. Gonzalez-Lopez, J.M. Ramirez-Arredondo, A. Gonzalez-Rodriguez, N. Salas-Cabrera, M. Gomez-Garcia, and H. Cisneros-Villegas, "A review of AC Choppers," *20th International Conference on Electronics, Communications and Computer (CONIELECOMP)*, pp. 252-259, 2010.

[3] J.C. Rosas-Caro, F.M. David, J.M. Ramirez, A. Gonzalez-Rodriguez, E.N. Salas-Cabrera, and P.A. Rojas-Molina, "AC chopper topology with multiple steps switching capability," *IEEE Energy Conversion Congress and Exposition (ECCE)*, pp. 1808-1815, 2010.

[4] J. Nan, T. Hou-jun, L. Wei, and Y. Peng- sheng, "Analysis and Control of Buck-Boost Chopper Type AC Voltage Regulator," *IEEE 6th International Power Electronics and Motion Control Conference, IPEMC '09*, pp. 1019-1023, 2009.

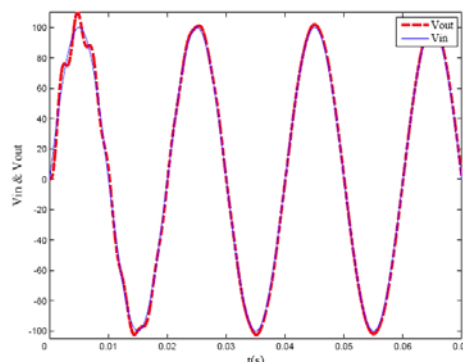
[5] L.Young-Joo, A. Khaligh, and A. Emadi, "A Compensation Technique for Smooth Transitions in a Noninverting Buck-Boost Converter," *IEEE Trans. Power Electron.*, Vol. 24, No. 4, pp. 1002-1015, April. 2009.

[6] An MCU-based low cost non-inverting buck-boost converter for battery chargers, ST AN2389 Application note. Available online: www.st.com/stonline/products/literature/anp/12476.pdf

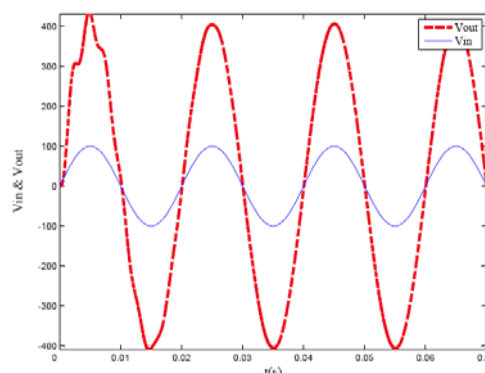
ضمیمه

پارامترهای مدار کاهنده-افزاینده شکل (۳) که در قسمت شبیه سازی بخش (۶) مورد استفاده قرار گرفته است، مطابق جدول زیر می‌باشد.

پارامتر	توصیف	مقدار
L	اندوکتانس مدار	150 μH
C	خازن خروجی	300 μF
R	مقاومت بار	20 Ω
f	فرکانس منبع ولتاژ	50 Hz
f_s	فرکانس کلید زنی	20 KHz



شکل (۱۵): حالت عدم تغییر؛ ولتاژ ورودی و خروجی به ازای $D=0.5$



شکل (۱۶): حالت افزایشده؛ ولتاژ ورودی و خروجی به ازای $D=0.8$

شکل‌های (۱۴)، (۱۵) و (۱۶) نشان می‌دهند که چگونه نسبت بین ولتاژ ورودی و خروجی دقیقاً از رابطه (۱۳) تبعیت می‌کند و بعلاوه فاز ولتاژ خروجی، دقیقاً با فاز ولتاژ منبع یکسان است.

۷- نتیجه گیری

در این مقاله، یک مدار نوین برشگر AC کاهنده-افزاینده بدون تغییر پلاریته ولتاژ ورودی ارائه شده است. نتایج نشان می‌دهند که بین ولتاژ ورودی و خروجی، رابطه مبدل کاهنده-افزاینده مرسوم برقرار بوده و فاز ولتاژ خروجی، دقیقاً با فاز ولتاژ منبع یکسان است. روابطی برای تعیین مقادیر عناصر مدار به دست آمدند که عملکرد صحیح مدار، محدودسازی انحراف فاز و THD_v حداقل را تضمین می‌کنند. به علاوه نتایج شبیه سازی در مورد برآیند اغتشاشات هارمونیک نشان می‌دهد که با افزایش مقدار خازن خروجی، میزان THD_v کاهش قابل ملاحظه‌ای خواهد داشت. همچنین، مقدار