

اینورتر تکفاز نهسطحی آبخاری با استفاده از سلفهای تزویجشده

مهدی علمی بایگی
دفتر تحقیقات
شرکت برق منطقهای خراسان
مشهد، ایران
me_oloomi@yahoo.com

ساسان هاشمیزاده، محمد منفرد
دانشکده فنی و مهندسی
دانشگاه فردوسی
مشهد، ایران
sasan.hashemi.a@gmail.com
m.monfared@um.ac.ir

- افزایش کیفیت شکلموجهای خروجی؛
- افزایش فرکانس مؤثر کلیدزنی که باعث کاهش اندازه و هزینه فیلتر خروجی میشود.

اینورترهای تمامپل/نیمپل آبخاری، دیود قفلی و خازن معلق رایجترین ساختارهای اینورترهای چندسطحی هستند [1] و [4]-[5]. اینورتر آبخاری ساختاری است که نیاز به چندین منبع ولتاژ DC دارد. در مدار دو ساختار دیگر از چندین خازن برای تقسیم و کلمپ ولتاژ استفاده شده است. مهمترین نکته در این مبدلها ایجاد تعادل در ولتاژ این خازنها است. در سالهای اخیر ساختارهای جدیدی برای اینورترهای چندسطحی ارائه شده است که از سلفهای تزویجشده برای افزایش سطوح ولتاژ و بهبود کیفیت خروجی بهره بردانند [6]-[13]. این ساختارها دیگر به منابع ولتاژ DC و خازنهای متعدد نیازی ندارند. مهمترین مزیت مبدلهای پیشنهاد شده در [7]-[10] این است که کلیدهای هر ساق این اینورترها دیگر نیازی به زمان مرده ندارند. زیرا سلفهای تزویجشده بین کلیدهای هر ساق قرار میگیرند که این امر مانع اتصال کوتاه شدن منبع ولتاژ DC میشود. اخیراً [11]-[13] اینورترهای ترکیبی پنجسطحی ارائه گردیده است. اما در مدار این اینورترها خازنهای مقسم وجود دارند که اگر مبدلها به درستی کلیدزنی نشوند مشکل عدم تعادل ولتاژ خازنها ایجاد خواهد شد. ساختار ارائه شده در [6] یکی از بهترین مبدلهای اینورترهای چندسطحی با سلفهای تزویجشده است که قابلیت تولید ماکزیمم پنج سطح را دارد. در مدار این مبدل تنها یک منبع ولتاژ DC وجود دارد و

چکیده — در این مقاله یک اینورتر منبع ولتاژی تکفاز نهسطحی ارائه شده است. در این مبدل از ایده سلفهای تزویجشده برای افزایش تعداد سطوح ولتاژ خروجی استفاده شده است. این مبدل به راحتی قابل پیادهسازی است و در مقایسه با اینورترهای نهسطحی رایج، ادوات کمتری نیاز دارد. در این مبدل چهار کلید در فرکانس ولتاژ مرجع کنترل میشوند، در نتیجه تلفات کلیدزنی این اینورتر پایین است. در این مقاله عملکرد این مبدل بررسی شده و یک روش کلیدزنی برای این اینورتر ارائه گردیده است. با این روش کلیدزنی، ولتاژ و جریان سلفها فاقد مؤلفه DC خواهند بود، که برای کوچک شدن جریان سلفها و عملکرد ایمن اینورتر بسیار ضروری است. همچنین در این مقاله برای اثبات عملکرد اینورتر نتایج شبیهسازی ارائه شده است.

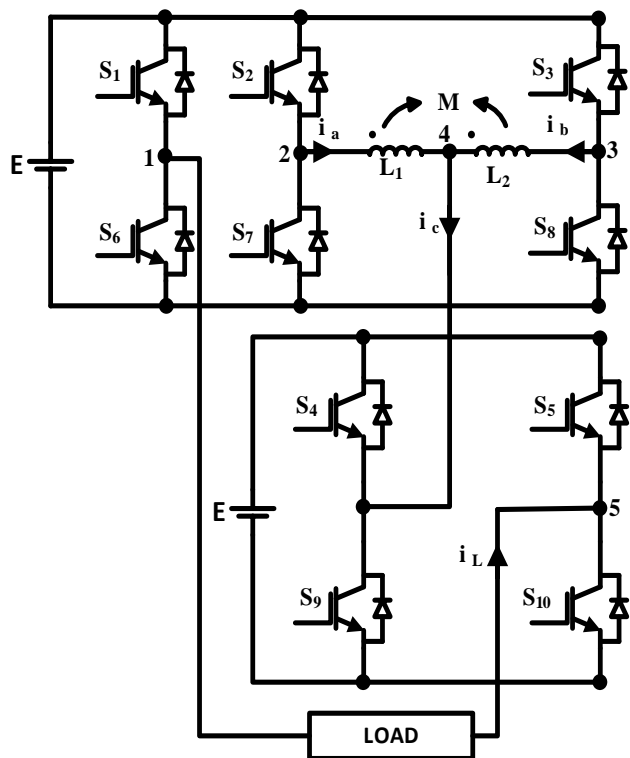
واژههای کلیدی — اینورتر چندسطحی؛ سلفهای تزویجشده؛ تک فاز؛

۱. مقدمه

فناوری اینورترهای چندسطحی امروزه توجههای بسیاری را در حوزهی کنترل انرژی در سطح توانهای بالا و ولتاژهای متوسط به خود جلب کرده است [1]-[3]. مزایای کلی اینورترهای چندسطحی عبارتند از [4]:

- کاهش استرس ولتاژ روی کلیدها و بار که باعث افزایش طول عمر کلیدها و کاهش تداخل الکترومغناطیسی میشود؛

برابر خواهد بود. با نوشتن معادله‌های ولتاژ برای این دو سلف، (۱) و (۲) حاصل خواهد شد. در این روابط، L و M اندوکتانس خودی، نشی و متقابل میباشند.



شکل (۱): مدار قدرت اینورتر نهسطحی پیشنهادی.

خازنی در مدار آن نیست. با این حال محدودیت سطوح ولتاژ در اینورترهای چندسطحی با سلفهای تزویجشده مهمترین مشکل این مبدلها میباشند. در این مقاله یک اینورتر نه سطحی با سلفهای تزویجشده ارائه شده است که به راحتی قابل پیادهسازی میباشند. در این مبدل نیازی به خازنهای مقسم و کلمپ نیست و همچنین این مبدل به دو منبع ولتاژ DC و ده کلید نیمههادی قدرت نیاز دارد. این مبدل در مقایسه با اینورتر آبخاری نه سطحی که چهار منبع ولتاژ DC و شانزده کلید دارد، ادوات کمتری نیاز دارد. همچنین در مقایسه با اینورترهای نهسطحی دیود قفلی و خازن معلق هم تجهیزات کمتری لازم دارد؛ که باعث ارزان بودن و پایین بودن تلفات مبدل میشود. در این مبدل چهار کلید قدرت در فرکانس ولتاژ مرجع کنترل میشوند که باعث میگردد تلفات کلیدزنی و اثرات EMI در این مبدل بسیار ناچیز باشد. همچنین با روش کلیدزنی پیشنهاد شده در این مقاله ولتاژها و جریانه‌های سلفها دارای مؤلفه DC^{*} نمیباشند که این نکته برای کوچک شدن سلفها امری ضروری است. در قسمتهای بعدی عملکرد اینورتر پیشنهادی به طور کامل بررسی خواهد شد و همچنین برای اثبات درستی تجزیه و تحلیلها نتایج شبیهسازی مبدل پیشنهادی ارائه خواهد شد.

۲. اینورتر تکفاز نهسطحی پیشنهادی

۲.۱. مدار قدرت اینورتر پیشنهادی

«شکل ۱» مدار مقدرت اینورتر نهسطحی پیشنهادی را نشان میدهد. در این شکل E ولتاژهای لینکهای DC هستند. L_1 و L_2 سلفهای تزویج شده هستند و اندوکتانس متقابل بین این دو سلف M است. این زوج سلف تزویجشده بین گرههای ۲ و ۳ قرار میگیرند. همچنین این سلفها دارای تعداد دور برابر هستند تا اندوکتانس خودی این دو سلف با هم مساوی گردد. در این مبدل، ترمینالهای خروجی، گرههای ۱ و ۵ میباشند. این اینورتر به سادگی قابل پیادهسازی است.

۲.۲. نقش سلفهای تزویجشده

از آنجایی که وجود سلفهای تزویجشده باعث تولید نهسطح ولتاژ در این مبدل میشود، بنابراین در این قسمت نقش سلفهای تزویجشده تجزیه و تحلیل خواهد شد. در «شکل ۱» سلفهای L_1 و L_2 تعداد دورهای یکسانی دارند، در نتیجه اندوکتانس خودی و اندوکتانس نشی این سلفها

$$V_{24} = V_2 - V_4 = L \frac{di_a}{dt} - M \frac{di_b}{dt} = (L\sigma + M) \frac{di_a}{dt} - M \frac{di_b}{dt} \quad (1)$$

$$V_{34} = V_3 - V_4 = L \frac{di_b}{dt} - M \frac{di_a}{dt} = (L\sigma + M) \frac{di_b}{dt} - M \frac{di_a}{dt} \quad (2)$$

از طرف دیگر، با توجه به قانون کیرشهف جریان، (۳) را برای جریان سلفها داریم.

$$i_a + i_b - i_c = 0 \quad (3)$$

حال با جمع (۱) و (۲) و استفاده از (۳)، رابطه زیر حاصل خواهد شد.

$$V_{24} + V_{34} = V_2 + V_3 - 2V_4 = L\sigma \frac{di_c}{dt} \quad (4)$$

با استفاده از (۴)، ولتاژ گره ۴ از رابطه زیر بدست خواهد آمد.

پیدا میکند. پس انتخاب کلیدزنی مناسب برای هر سطح ولتاژ از اهمیت بالایی برخوردار است.

$$V_4 = \frac{V_2 + V_3 - L\sigma \frac{di_c}{dt}}{2} \quad (5)$$

در کلیدزنی اینورترهای چندسطحی با سلفهای تزویجشده باید دو اصل زیر رعایت گردد [۶].

با توجه به اینکه اندوکتانس نشتی بسیار ناچیز است. پس بنابراین می توان از اثر آن در اکثر کاربردها صرفنظر کرد. در نتیجه، (۵) به صورت زیر در خواهد آمد.

• ولتاژ دو سر سلفهای تزویجشده نباید دارای مؤلفه DC^* باشد؛

$$V_4 = \frac{V_2 + V_3}{2} \quad (6)$$

رابطه (۶) نشان میدهد که ولتاژ گره مشترک سلفهای تزویجشده برابر میانگین ولتاژهای گرههای غیر مشترک است.

در نتیجه، ولتاژ خروجی اینورتر نه سطحی پیشنهادی از رابطه (۶) زیر بدست خواهد آمد.

$$V_{15} = V_1 - V_5 = V_1 - V_4 + (V_4 - V_5) = V_1 - \frac{V_2 + V_3}{2} + V_{45} \quad (7)$$

جدول ۱: حالت‌های مختلف کلیدزنی و ولتاژهای سلف و خروجی

S_1	S_2	S_3	S_4	S_5	V_{14}	V_{45}	V_{15}	V_L
0	0	0	0	0	0	0	0	0
0	0	0	0	1	0	-E	-E	0
0	0	0	1	0	0	E	E	0
0	0	0	1	1	0	0	0	0
0	0	1	0	0	-E/2	0	-E/2	-E
0	0	1	0	1	-E/2	-E	-3E/2	-E
0	0	1	1	0	-E/2	E	E/2	-E
0	0	1	1	1	-E/2	0	-E/2	-E
0	1	0	0	0	-E/2	0	-E/2	E
0	1	0	0	1	-E/2	-E	-3E/2	E
0	1	0	1	0	-E/2	E	E/2	E
0	1	0	1	1	-E/2	0	-E/2	E
0	1	1	0	0	-E	0	-E	0
0	1	1	0	1	-E	-E	-2E	0
0	1	1	1	0	-E	E	0	0
0	1	1	1	1	-E	0	-E	0
1	0	0	0	0	E	0	E	0
1	0	0	0	1	E	-E	0	0
1	0	0	1	0	E	E	2E	0
1	0	0	1	1	E	0	E	0
1	0	1	0	0	E/2	0	E/2	-E
1	0	1	0	1	E/2	-E	-E/2	-E
1	0	1	1	0	E/2	E	3E/2	-E
1	0	1	1	1	E/2	0	E/2	-E
1	1	0	0	0	E/2	0	E/2	E
1	1	0	0	1	E/2	-E	-E/2	E
1	1	0	1	0	E/2	E	3E/2	E
1	1	0	1	1	E/2	0	E/2	E
1	1	1	0	0	0	0	0	0
1	1	1	0	1	0	-E	-E	0
1	1	1	1	0	0	E	E	0
1	1	1	1	1	0	0	0	0

۲.۳. روش کلیدزنی پیشنهادی

در این اینورتر همانند اکثر اینورترها، کلیدهای هر ساق به صورت مکمل کنترل میشوند. از «شکل ۱» و براساس (۷)، تمام حالت‌های کلیدزنی با ولتاژ خروجی و ولتاژ سلف تزویجشده (V_{23}) در «جدول ۱» آورده شده اند. در این جدول اعداد "۰" و "۱" نشانگر حالت خاموش و روشن کلیدهای قدرت هستند. براساس «جدول ۱»، مبدل پیشنهادی قابلیت تولید نه پله در شکل موج ولتاژ خروجی را دارد. همچنین از «جدول ۱» مشخص است که حالت‌های کلیدزنی سطوح ولتاژ مختلف دارای افزونگی میباشند. بر این اساس، سطحهای ولتاژ بیشینه و کمینه ($2E$ و $-2E$) دارای یک حالت کلیدزنی، سطحهای ولتاژ $3E/2$ و $-3E/2$ دارای دو حالت کلیدزنی، سطحهای ولتاژ E و $-E$ دارای چهار حالت کلیدزنی و سطحهای ولتاژ $E/2$ و $-E/2$ دارای شش حالت کلیدزنی هستند. در نتیجه با انتخاب کلیدزنی مناسب میتوان اینورتر را طوری کنترل کرد که ولتاژ سلفهای تزویجشده فاقد مؤلفه DC^* باشند. زیرا مهمترین نکته در عملکرد مبدلهای چندسطحی با سلفهای تزویجشده نبود ولتاژ DC در دو سر سلف است. وجود ولتاژ مستقیم در دو سر سلف منجر به افزایش جریان سلف میشود و کارکرد مبدل را مختل میکند. بعلاوه سلفها نباید دارای جریان مستقیم نیز باشند، زیرا در غیر این صورت بازده اینورتر به علت تلفات هسته کاهش

بار RL در نرمافزار Matlab/Simulink شبیهسازی شده است. پارامترهای استفادهشده در این شبیهسازی در «جدول ۴» آورده شدهاند.

جدول ۳: حالت‌های کلیدزنی مناسب

بازه شماره	$(S_1, S_2, S_3, S_4, S_5)$	V_{15}	V_L
1	$(1 \text{ و } 1 \text{ و } 1 \text{ و } 1 \text{ و } 1) \leftrightarrow (1 \text{ و } 1 \text{ و } 0 \text{ و } 1 \text{ و } 1)$	$0 \leftrightarrow E/2$	$0 \leftrightarrow E$
	$(1 \text{ و } 1 \text{ و } 1 \text{ و } 1 \text{ و } 1) \leftrightarrow (1 \text{ و } 0 \text{ و } 1 \text{ و } 1 \text{ و } 1)$	$0 \leftrightarrow E/2$	$0 \leftrightarrow -E$
2	$(1 \text{ و } 1 \text{ و } 0 \text{ و } 1 \text{ و } 1) \leftrightarrow (1 \text{ و } 0 \text{ و } 0 \text{ و } 1 \text{ و } 1)$	$E/2 \leftrightarrow E$	$E \leftrightarrow 0$
	$(1 \text{ و } 0 \text{ و } 1 \text{ و } 1 \text{ و } 1) \leftrightarrow (1 \text{ و } 0 \text{ و } 0 \text{ و } 1 \text{ و } 1)$	$E/2 \leftrightarrow E$	$-E \leftrightarrow 0$
3	$(1 \text{ و } 1 \text{ و } 1 \text{ و } 0 \text{ و } 1) \leftrightarrow (1 \text{ و } 0 \text{ و } 1 \text{ و } 1 \text{ و } 0)$	$E \leftrightarrow 3E/2$	$0 \leftrightarrow -E$
	$(1 \text{ و } 1 \text{ و } 1 \text{ و } 0 \text{ و } 1) \leftrightarrow (1 \text{ و } 1 \text{ و } 0 \text{ و } 1 \text{ و } 0)$	$E \leftrightarrow 3E/2$	$0 \leftrightarrow E$
4	$(1 \text{ و } 0 \text{ و } 1 \text{ و } 1 \text{ و } 0) \leftrightarrow (1 \text{ و } 0 \text{ و } 0 \text{ و } 1 \text{ و } 0)$	$3E/2 \leftrightarrow 2E$	$-E \leftrightarrow 0$
	$(1 \text{ و } 1 \text{ و } 0 \text{ و } 1 \text{ و } 0) \leftrightarrow (1 \text{ و } 0 \text{ و } 0 \text{ و } 1 \text{ و } 0)$	$3E/2 \leftrightarrow 2E$	$E \leftrightarrow 0$
5	$(0 \text{ و } 0 \text{ و } 1 \text{ و } 0 \text{ و } 0) \leftrightarrow (0 \text{ و } 0 \text{ و } 0 \text{ و } 0 \text{ و } 0)$	$-E/2 \leftrightarrow 0$	$-E \leftrightarrow 0$
	$(0 \text{ و } 1 \text{ و } 0 \text{ و } 0 \text{ و } 0) \leftrightarrow (0 \text{ و } 0 \text{ و } 0 \text{ و } 0 \text{ و } 0)$	$-E/2 \leftrightarrow 0$	$E \leftrightarrow 0$
6	$(0 \text{ و } 1 \text{ و } 1 \text{ و } 0 \text{ و } 0) \leftrightarrow (0 \text{ و } 0 \text{ و } 1 \text{ و } 0 \text{ و } 0)$	$-E \leftrightarrow -E/2$	$0 \leftrightarrow -E$
	$(0 \text{ و } 1 \text{ و } 1 \text{ و } 0 \text{ و } 0) \leftrightarrow (0 \text{ و } 1 \text{ و } 0 \text{ و } 0 \text{ و } 0)$	$-E \leftrightarrow -E/2$	$0 \leftrightarrow E$
7	$(0 \text{ و } 1 \text{ و } 0 \text{ و } 0 \text{ و } 1) \leftrightarrow (0 \text{ و } 0 \text{ و } 0 \text{ و } 0 \text{ و } 1)$	$-3E/2 \leftrightarrow -E$	$E \leftrightarrow 0$
	$(0 \text{ و } 0 \text{ و } 1 \text{ و } 0 \text{ و } 1) \leftrightarrow (0 \text{ و } 0 \text{ و } 0 \text{ و } 0 \text{ و } 1)$	$-3E/2 \leftrightarrow -E$	$-E \leftrightarrow 0$
8	$(0 \text{ و } 1 \text{ و } 1 \text{ و } 0 \text{ و } 1) \leftrightarrow (0 \text{ و } 1 \text{ و } 0 \text{ و } 0 \text{ و } 1)$	$-2E \leftrightarrow -3E/2$	$0 \leftrightarrow E$
	$(0 \text{ و } 1 \text{ و } 1 \text{ و } 0 \text{ و } 1) \leftrightarrow (0 \text{ و } 0 \text{ و } 1 \text{ و } 0 \text{ و } 1)$	$-2E \leftrightarrow -3E/2$	$0 \leftrightarrow -E$

با توجه به اینکه ولتاژ خروجی دارای نهسطح می‌باشد، میتوانی م هشت بازه‌ی ولتاژ برای این مبدل تعریف کردیم. این بازه‌های ولتاژ در «جدول ۲» آورده شده‌اند. هر یک از این بازه‌ها با اعداد ۱ تا ۸ شمارهگذاری شده‌اند. وقتی ولتاژ مرجع در هر یک از این بازه‌ها قرار میگیرد، ولتاژ خروجی اینورتر باید بین حد بالا و پایین بازه مورد نظر نوسان کند. برای مثال وقتی ولتاژ مرجع در بازه "۴" قرار دارد، ولتاژ خروجی مبدل باید بین دو سطح ولتاژ $2E/2$ و $3E/2$ نوسان کند.

جدول ۲: بازه‌های ولتاژ مرجع

شماره بازه	بازه ولتاژ مرجع	شماره بازه	بازه ولتاژ مرجع
1	$0 < V_{15ref} < E/2$	5	$-E/2 < V_{15ref} < 0$
2	$E/2 < V_{15ref} < E$	6	$-E < V_{15ref} < -E/2$
3	$E < V_{15ref} < 3E/2$	7	$-3E/2 < V_{15ref} < -E$
4	$3E/2 < V_{15ref} < 2E$	8	$-2E < V_{15ref} < -3E/2$

با توجه به زیاد بودن حالت‌های کلیدزنی در سطوح مختلف، ترکیب‌های زیادی میتوان برای روشن و خاموش کردن کلیدهای قدرت بدست آورد؛ اما روش پیشنهادی در این مقاله بر این اساس است که وقتی ولتاژ خروجی مبدل تغییر سطح میدهد تنها یک کلید نیمههادی قدرت تغییر حالت دهد. زیرا در این صورت تلفات کلیدزنی مبدل بسیار پایین خواهد بود. همچنین برای جلوگیری از افزایش جریان سلفها، سطوح ولتاژی که در آنها ولتاژ دو سر سلف صفر نیست، باید دو حالت مختلف کلیدزنی انتخاب شود به طوری که در این دو حالت، ولتاژ دو سر سلف تغییر علامت دهد. هر دو حالت کلیدزنی هم باید در کنترل اینورتر استفاده شوند. حال با توجه به موارد ذکر شده بالا، در «جدول ۳» حالت‌های کلیدزنی مناسب نشان داده شده‌اند. از «جدول ۳» مشخص است که کلیدهای S_1 و S_4 وقتی ولتاژ مرجع مثبت است روشن هستند. در صورتی که اگر ولتاژ مرجع منفی باشد آنگاه این کلیدها خاموش می‌باشند. در نتیجه چهار کلید قدرت در فرکانس ولتاژ مرجع کار میکنند که باعث می‌گردد تلفات کلیدزنی خیلی کم گردد. بعلاوه همه کلیدها در سطوح ولتاژ متقارن نسبت به مبدا ولتاژ حالت معکوسی دارند. برای مثال، در سطوح ولتاژ $2E$ و $-2E$ وضعیت کلیدها به ترتیب به صورت $(0 \text{ و } 0 \text{ و } 1 \text{ و } 0)$ و $(1 \text{ و } 0 \text{ و } 0 \text{ و } 1)$ می‌باشد.

در اینورتر پیشنهادی، وقتی اندیس مدولاسیون (M_a) از $0-0.5$ ، $0.5-1$ و $1-1.5$ باشد آنگاه تعداد سطوح ولتاژ به ترتیب سه، پنج، هفت و نه خواهد بود. اندیس مدولاسیون مطابق (۸) تعریف میگردد.

$$M_a = \frac{V_{Peak,ref}}{2E} \quad (8)$$

جدول ۴: پارامترهای استفاده شده برای اینورتر پیشنهادی در شبیهسازی

ولتاژ لینک DC (E)	50V
فرکانس کلیدزنی	4KHz
مقاومت بار	6Ω
اندوکتانس بار	1mH
اندوکتانس سلفهای تزویج شده	3mH

نتایج شبیهسازی برای جریان سلفهای تزویجشده در حالت بیباری وقتی که اندیس مدولاسیون 0.8 است، در «شکل ۲» نشان داده شده است. از این شکل مشاهده میشود که جریانهای i_a و i_b مکمل یکدیگرند. و با

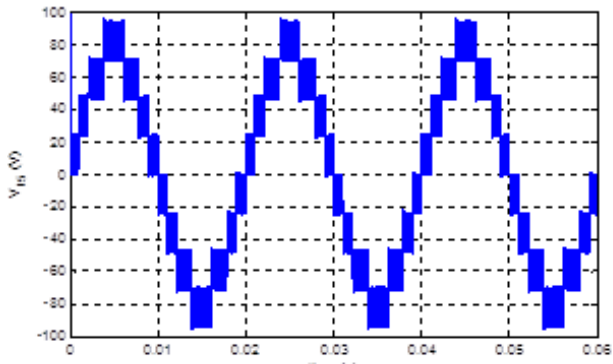
۳. نتایج شبیهسازی

برای اثبات عملکرد حالت ماندگار اینورتر پیشنهادی، مبدل نهسطحی با

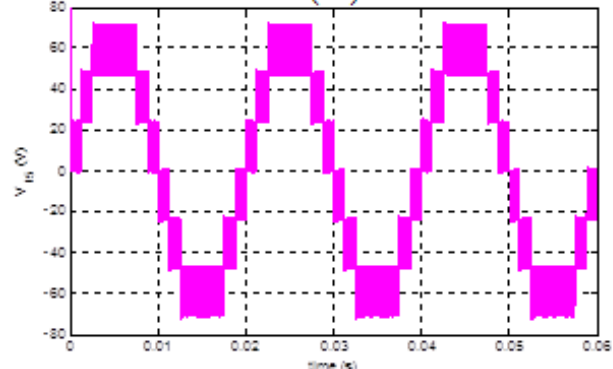
اینورتر تکفاز نهسطحی آشاری با استفاده از سلفهای تزویجشده

بیست و نهمین کنفرانس بین‌المللی برق - ۱۳۹۳ تهران، ایران

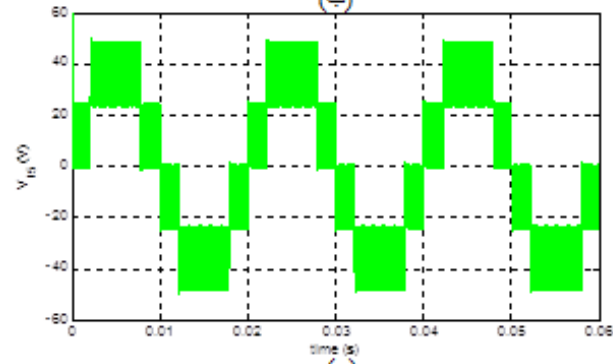
توجه به اینکه در حالت بیباری تنها جریان ریپل در سلفها جریان دارد. در نتیجه جریان بار، ریپل کمتری نسبت به جریان سلفها خواهد داشت.



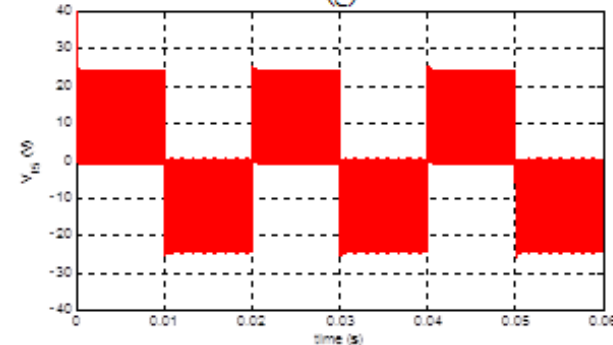
(الف)



(ب)

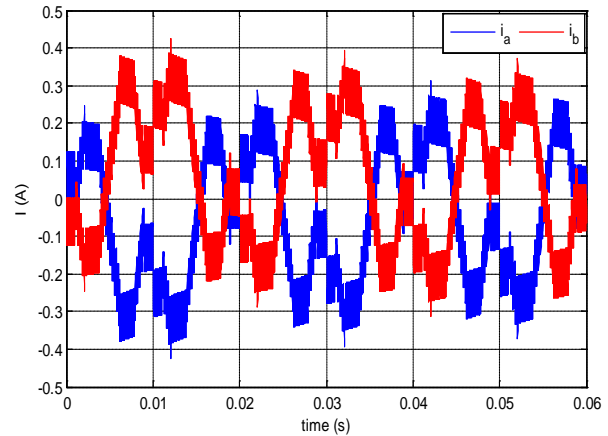


(ج)



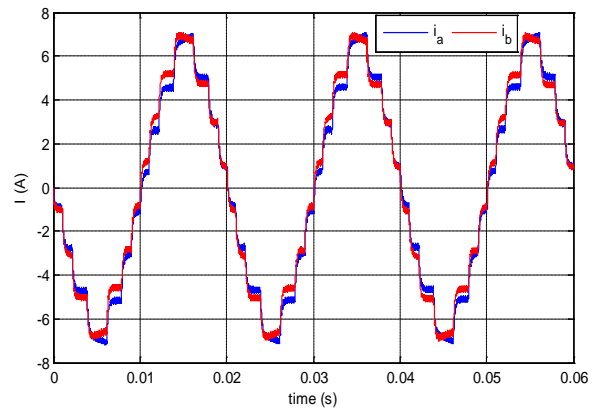
(د)

شکل ۴: ولتاژ خروجی وقتی M_a برابر است با: (الف) ۰/۸ (ب) ۰/۷ (ج) ۰/۴ (د) ۰/۲



شکل ۲: جریان سلفهای تزویجشده در حالت بیباری

وقتی که اینورتر باردار است جریانهای سلفهای تزویج شده در «شکل ۳» نشان داده شده‌اند. جریان سلفها در این حالت همان طور که قابل مشاهده است ریپل اندکی دارند. همچنین جریانهای سلفها مؤلفه DC ندارند.

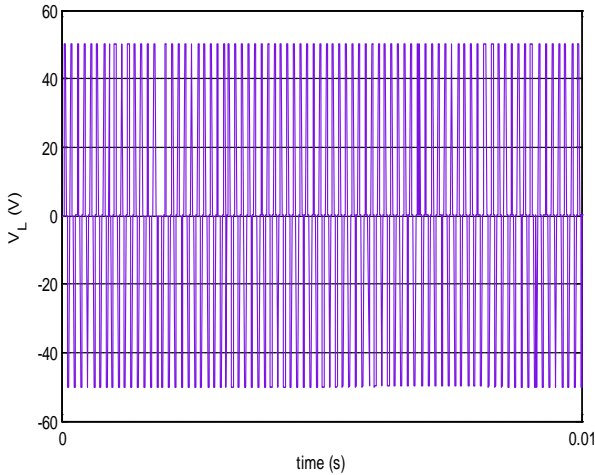


شکل ۳: جریان سلفهای تزویجشده در حالت بیباری

«شکل ۴» ولتاژ خروجی اینورتر را نشان می‌دهد. در این شبیه‌سازی اندیس مدولاسیون ۰/۸، ۰/۷، ۰/۴ و ۰/۲ در نظر گرفته شده است. از این شکل واضح است که اگر اندیس مدولاسیون ۰/۸، ۰/۷، ۰/۴ و ۰/۲ انتخاب شود، آنگاه ولتاژ خروجی به ترتیب دارای نه، هفت، پنج و سه سطح است.

«شکل ۷» ولتاژ دو سر سلف (V_{23}) را نشان می‌دهد. از این شکل

- مشاهده می‌گردد که ولتاژ دو سر سلف به صورت متوالی تغییر علامت می‌دهد که این موضوع برای جلوگیری از زیاد شدن جریان سلفها لازم است. در واقع یکی از عواملی که باعث کوچک شدن جریان سلفها شده این نکته است که ولتاژ دو سر سلف به صورت پیدرپی مثبت و منفی گردیده است.

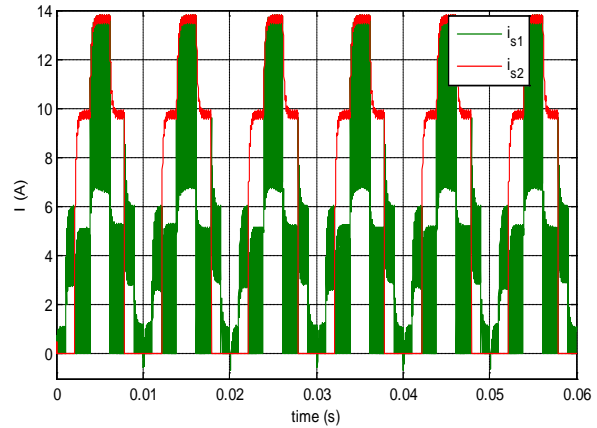


شکل ۷: ولتاژ دو سر سلف تزویجشده.

۴. نتیجه‌گیری

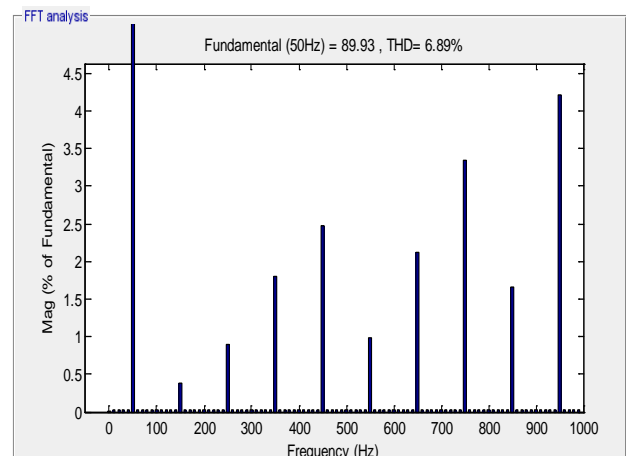
- این مقاله یک اینورتر نهسطحی جدید با سلفهای تزویجشده ارائه داده است که کیفیت شکلموجهای خروجی در این مبدل نسبت به اینورترهای چندسطحی قبلی بهبود پیدا کرده است و بعلاوه نسبت به اینورترهای نه سطحی قبلی به ادوات کمتری نیاز دارد. همچنین عملکرد این مبدل به طور کامل تجزیه و تحلیل شده است. ضریب اعوجاج پایین ولتاژ خروجی در این مبدل باعث کم شدن اندازه و هزینه فیلتر خروجی می‌گردد. همچنین استرس ولتاژ همه کلیدهای قدرت یکسان است. شاید وجود سلفهای تزویجشده مهمترین مشکل این اینورتر باشد. اما این مبدل برای کاربردهای توانهای پایین تا متوسط مناسب است. همچنین چهار کلید قدرت در فرکانس ولتاژ مرجع کار میکنند که باعث میشود تلفات کلیدزنی مبدل بسیار پایین باشد.

«شکل ۵» جریان منابع ولتاژ ثابت را نشان می‌دهد، در این شکل اندیس مدولاسیون برابر 0.8 در نظر گرفته شده است. از این شکل واضح است که پیک جریانهای منابع مستقیم و بار یکسان هستند. این موضوع به این خاطر است که جریان سلفها در حالت بیباری، کوچک میباشد.



شکل ۵: جریانهای منابع ولتاژ ثابت.

طیف هارمونیک ولتاژ خروجی اینورتر در «شکل ۶» آورده شده است. مطابق این شکل، ولتاژ خروجی دارای ضریب اعوجاج هارمونیک 6.89% درصد میباشد. همچنین با توجه به اینکه در این حالت پیک ولتاژ مرجع را 90 ولت (اندیس مدولاسیون برابر 0.9 است) در نظر گرفتیم، پیک مؤلفه اصلی ولتاژ خروجی برابر با 89.93 ولت شده است و این نشانگر عملکرد مطلوب اینورتر پیشنهادی است. در نتیجه کیفیت شکلموجهای خروجی بهبود پیدا کرده است و همچنین اندازه فیلتر خروجی کوچکتر خواهد گردید.



شکل ۶: طیف هارمونیک ولتاژ خروجی.

منابع

- [1] J. Rodriguez, J.-S. Lai, and F.-Z. Peng, "Multilevel inverters: a Survey of topologies, controls, and applications," *IEEE Trans. Ind. Electron.*, vol. 49, no. 4, pp. 724–738, Aug. 2002.
- [2] J. S. Lai and F. Z. Peng, "Multilevel converters-a new breed of power converters," *Industry Applications*, *IEEE Transactions on.*, vol. 32, no. 3, pp. 509-517, May/Jun. 1996.
- [3] J. Rodriguez, S. Bernet, W. Bin, J. O. Pontt, and S. Kouro, "Multilevel Voltage-Source-Converter Topologies for Industrial Medium-Voltage Drives," *Industrial Electronics*, *IEEE Transactions on.*, vol. 54, no. 6, pp. 2930-2945, Dec. 2007.
- [4] J. Rodriguez, S. Bernet, P. K. Steimer, and I. E. Lizama, "A survey on neutral-point-clamped inverters," *IEEE Trans. Ind. Electron.*, vol. 57, no. 7, pp. 2219–2230, Jul. 2010.
- [5] M. Malinowski, K. Gopakumar, J. Rodriguez, and M. A. Perez, "A survey on cascaded multilevel inverters," *IEEE Trans. Ind. Electron.*, vol. 57, no. 7, pp. 2197–2206, Jul. 2010.
- [6] Z. Li, P. Wang, Y. Li, and F. Gao, "A Novel Single-Phase Five-Level Inverter With Coupled Inductors," *IEEE Trans. Power Electron.*, vol. 27, no. 6, pp. 2716–2725, June 2012.
- [7] A. M. Knight, J. Ewanchuk, and J. C. Salmon, "Coupled three-phase inductors for interleaved inverter switching," *IEEE Trans. Magn.*, vol. 44, no. 11, pp. 4199–4122, Nov. 2008.
- [8] J. Salmon, A.M. Knight, and J. Ewanchuk, "Single-Phase Multilevel PWM Inverter Topologies Using Coupled Inductors," *IEEE Trans. Power Electron.*, vol. 24, no. 5, pp. 1259-1266, May. 2009.
- [9] J. Salmon, J. Ewanchuk, and A. M. Knight, "PWM inverters using split-wound coupled inductors," *IEEE Trans. Ind. Appl.*, vol. 45, no. 6, pp. 2001–2009, Nov. 2009.
- [10] C. Chapelsky, J. Salmon, and A. M. Knight, "Design of the magnetic components for high-performance multilevel half-bridge inverter legs," *IEEE Trans. Magn.*, vol. 45, no. 10, pp. 4785–4788, Oct. 2009.
- [11] D. Floricau, E. Floricau, and G. Gateau, "New Multilevel Converters With Coupled Inductors: Properties and Control," *IEEE Trans. on Ind. Electronics.*, vol.58, No.12, pp.5344–5351, Dec.2011.
- [12] D. Floricau, G. Gateau, and T. A. Meynard, "New Multilevel Flying-Capacitor Inverters with Coupled-Inductors," In Proc. 13th Int. Optimization of Electrical and Electronic Equipment Conf (OPTIM), pp.764–769, 2012.
- [13] D. Floricau, "New Hybrid Multilevel Inverters for High-Current Applications," The 8th International Symposium on Advanced Topics in Electrical Engineering, pp. 1-6, 23-25 May. 2013.